



H-1134

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

M. KUROSAWA et al.

Confirmation No. 5929

Serial No. 10/808,531

Group Art Unit: 2837

Filed: March 25, 2004

Examiner: P.L. Miller

For: DRIVE CONTROL DEVICE FOR DIRECT CURRENT MOTOR,
ROTATION DRIVE SYSTEM FOR DIRECT CURRENT MOTOR AND
SEMICONDUCTOR INTEGRATED CIRCUIT FOR DRIVING COIL

Customer No.: 24956

SUBMISSION OF CERTIFIED PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

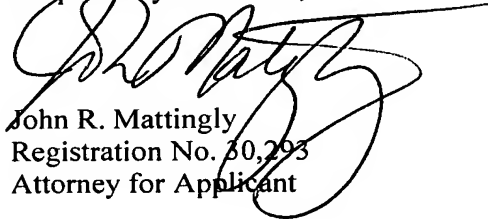
Sir:

Applicants submit herewith a certified priority document of the corresponding
Japanese Patent Application:

No. 2003-087010, filed March 27, 2003, for the purpose of claiming foreign priority
under 35 U.S.C. § 119.

Applicants respectfully request that the priority document be submitted and officially
considered of record.

Respectfully submitted,



John R. Mattingly
Registration No. 30,293
Attorney for Applicant

JRM/so
MATTINGLY, STANGER, MALUR & BRUNDIDGE, P.C.
1800 Diagonal Road, Suite 370
Alexandria, Virginia 22314
(703) 684-1120
Date: April 28, 2006

BEST AVAILABLE COPY

CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 8 7 0 1 0
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 8 7 0 1 0]

出 願 人 株式会社ルネサステクノロジ
Applicant(s):

H1134

2 0 0 4 年 5 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 H03001211

【あて先】 特許庁長官殿

【国際特許分類】 H02P 8/00
G11B 15/00

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 黒澤 稔

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 松下 司

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 河内 邦浩

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100085811

【弁理士】

【氏名又は名称】 大日方 富雄

【電話番号】 03-3269-1430

【手数料の表示】

【予納台帳番号】 027177

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 直流モータの駆動制御装置および直流モータの回転駆動システム並びにコイル駆動用半導体集積回路

【特許請求の範囲】

【請求項 1】 直流モータのコイルに所望の電流を流すための出力 MOS トランジスタを有し、直流モータのコイルに流れる電流を検出して電流指令値と比較して前記出力 MOS トランジスタによって各相コイルに流す電流量を決定し、該電流量を出力 MOS トランジスタが流すように制御信号のパルス幅を制御して出力 MOS トランジスタの駆動回路に供給してロータを回転させる直流モータの駆動制御装置であって、

前記出力 MOS トランジスタと所定のサイズ比を有し該出力 MOS トランジスタとソース端子が共通接続され、ゲート端子には前記出力 MOS トランジスタのゲート端子に印加される信号と同一の信号が印加される電流検出用 MOS トランジスタと、

前記出力 MOS トランジスタのドレイン電圧をモニタして該ドレイン電圧と同一の電圧を前記電流検出用 MOS トランジスタのドレイン端子に与える電圧付与回路とを備えていることを特徴とする直流モータの駆動制御装置。

【請求項 2】 直流モータと、

該直流モータのコイルに所望の電流を流すための出力 MOS トランジスタと、前記直流モータのコイルに流れる電流を検出して電流指令値と比較して前記出力 MOS トランジスタによって各相コイルに流す電流量を決定し、該電流量を出力 MOS トランジスタが流すように制御信号のパルス幅を制御して出力 MOS トランジスタの駆動回路に供給してロータを回転させるモータ駆動制御装置と

を有する直流モータの回転駆動システムであって、

前記モータ駆動制御装置は、

前記出力 MOS トランジスタと所定のサイズ比を有し該出力 MOS トランジスタとソース端子が共通接続され、ゲート端子には前記出力 MOS トランジスタのゲート端子に印加される信号と同一の信号が印加される電流検出用 MOS トランジスタと、

前記出力MOSトランジスタのドレイン電圧をモニタして該ドレイン電圧と同一の電圧を前記電流検出用MOSトランジスタのドレイン端子に与える電圧付与回路とを備えていることを特徴とする直流モータの回転駆動システム。

【請求項3】 前記出力MOSトランジスタおよび前記電流検出用MOSトランジスタが非飽和領域で動作されるように構成されていることを特徴とする請求項2に記載の直流モータの回転駆動システム。

【請求項4】 前記電圧付与回路は、ゲート端子に前記出力MOSトランジスタのドレイン端子が接続可能にされた第1MOSトランジスタと、ゲート端子に前記電流検出用MOSトランジスタのドレイン端子が接続された第2MOSトランジスタと、前記第1MOSトランジスタのソース側の電圧と前記第2MOSトランジスタのソース側の電圧が非反転入力端子と反転入力端子に入力された差動増幅回路と、前記第2MOSトランジスタのドレイン端子に接続され前記差動増幅回路の出力がゲート端子に印加された第3MOSトランジスタと、該第3MOSトランジスタと直列に接続された電流－電圧変換手段とを備えていることを特徴とする請求項3に記載の直流モータの回転駆動システム。

【請求項5】 前記第1MOSトランジスタと直列に、前記差動増幅回路の差動入力端子間に所定の電位差を与える抵抗素子が接続されていることを特徴とする請求項4に記載の直流モータの回転駆動システム。

【請求項6】 前記電流－電圧変換手段から出力される電圧を保持可能な電圧値保持手段を備え、モータのコイルへの通電開始前に、コイルに電流を流さずに前記電流検出用MOSトランジスタをオンさせた状態で前記電流－電圧変換手段から出力される電圧を前記電圧値保持手段に保持させ、モータのコイルへの通電時には前記電圧値保持手段に保持されている電圧値と入力された電流指令値との相対変化値を実際の電流指令値とすることを特徴とする請求項5に記載の直流モータの回転駆動システム。

【請求項7】 前記出力MOSトランジスタのドレイン端子と前記第1MOSトランジスタのゲート端子との間に、前記出力MOSトランジスタのゲート電圧に基づいてオン、オフ制御されるスイッチ手段が設けられていることを特徴とする請求項4～6のいずれかに記載の直流モータの回転駆動システム。

【請求項 8】 前記出力 MOS トランジスタと前記電流検出用トランジスタは、一つの半導体基板において、前記電流検出用トランジスタが形成された領域の周囲に前記出力 MOS トランジスタが位置するように形成されていることを特徴とする請求項 4～7 のいずれかに記載の直流モータの回転駆動システム。

【請求項 9】 コイルに駆動電流を流す出力トランジスタと、該出力トランジスタよりも小さいサイズに形成されコイルに流れる電流を検出するための電流検出用トランジスタとを備えたコイル駆動用半導体集積回路であって、前記出力トランジスタと電流検出用トランジスタは、各々周囲に素子分離領域を有する高耐圧のトランジスタで構成されているとともに、前記電流検出用トランジスタの四辺を囲うように前記出力トランジスタが位置するように形成されていることを特徴とするコイル駆動用半導体集積回路。

【請求項 10】 前記出力トランジスタと電流検出用トランジスタは、各々 MOS トランジスタからなり、該 MOS トランジスタのソース領域は、第 1 の半導体領域の中に該第 1 の半導体領域と同一導電型の第 2 の半導体領域が形成された二重構造にされていることを特徴とする請求項 9 に記載のコイル駆動用半導体集積回路。

【請求項 11】 直流モータのコイルに所望の電流を流すための出力 MOS トランジスタを有し、直流モータのコイルに流れる電流を検出して電流指令値と比較して前記出力 MOS トランジスタによって各相コイルに流す電流量を決定し、該電流量を出力 MOS トランジスタが流すように制御信号のパルス幅を制御して出力 MOS トランジスタの駆動回路に供給してロータを回転させる直流モータの駆動制御装置であって、

前記出力 MOS トランジスタと所定のサイズ比を有し該出力 MOS トランジスタとソース端子が共通接続され、ゲート端子には前記出力 MOS トランジスタのゲート端子に印加される信号に応じた信号が印加される電流検出用 MOS トランジスタと、

前記出力 MOS トランジスタのドレイン電圧をモニタして、該ドレイン電圧に相応した電圧を前記電流検出用 MOS トランジスタのドレイン端子に与える電圧付与回路とを備えていることを特徴とする直流モータの駆動制御装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、ブラシレスモータの駆動制御技術さらには3相直流モータのPWM（パルス幅変調）制御駆動に適用して有効な技術に関するものであって、たとえばハードディスク（ハード・ディスク・ドライブ）装置のようなディスク型記憶媒体を回転駆動するスピンドルモータの駆動制御装置に利用して有効な技術に関するものである。

【0002】**【従来の技術】**

ハードディスク装置における磁気ディスクの回転には、一般にスピンドルモータと呼ばれるブラシレスの3相直流モータが用いられており、スピンドルモータで磁気ディスクを高速で回転させ、この回転している磁気ディスクにリード／ライト用の磁気ヘッドを磁気ディスクの表面に近接させて径方向へ移動させながら情報の書込みまたは読み取りを行なっている。

【0003】

近年、ブラシレスモータの駆動制御においては、高効率化および低消費電力化を実現するため、モータの各相コイルに流す電流の大きさを、制御信号のパルス幅を変えることで制御するPWM駆動方式が多く採用されている。

PWM駆動方式では、電流制御や過電流保護のために、コイルに流れる直流電流の検出が必要である。従来のPWM駆動方式の直流モータ制御回路においては、一般に、コイルに流れる電流の検出は、各相コイルを駆動するスイッチング・トランジスタと直列に接続されたシャント抵抗と呼ばれる抵抗素子を用いて行なっていた（例えば特許文献1参照）。

【0004】**【特許文献1】**

特開2001-275387号公報

【特許文献2】

特開平08-266085号公報

【0005】

【発明が解決しようとする課題】

しかしながら、シャント抵抗を用いた電流検出方式にあっては、電源電圧端子と接地点との間にスイッチング・トランジスタとシャント抵抗とが直列に接続されるため、コイルに直接印加される電圧が下がり電力効率が低下するとともに、高精度の制御には精度の高い高価な外付け抵抗素子が必要とされるため、コストが高くなるという課題がある。

【0006】

一方、モータ駆動システムにおいてシャント抵抗を用いない電流検出方式として、相コイルを駆動するMOSFETに流れる電流に比例した電流が流れるように、カレントミラー接続された電流センス用のMOSFETを設けるようにした発明が提案されている（例えば特許文献2参照）。

【0007】

しかるに、この先願発明はモータの駆動制御にPWM制御方式を採用したものではないので、この先願発明における電流検出方式をそのままPWM制御方式のモータ駆動システムに適用しただけでは、精度の高い回転駆動制御を行なうことは困難である。

【0008】

本発明の目的は、シャント抵抗を用いることなくコイルに流れる電流を検出して回転駆動制御を行なうことができる直流モータ駆動システムを提供することにある。

本発明の他の目的は、シャント抵抗を用いることなくコイルに流れる電流を検出して精度の高い回転駆動制御を行なうことができるPWM制御方式の直流モータ駆動システムを提供することにある。

【0009】

本発明のさらに他の目的は、コイルに駆動電流を流す出力トランジスタとコイルに流れる電流を検出するための電流検出用トランジスタを備え、製造ばらつきや温度変動による検出電流のばらつきが少ないコイル駆動用半導体集積回路を提供することにある。

本発明の前記ならびにそのほかの目的と特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0010】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、PWM制御で出力MOSトランジスタを駆動して所望の駆動電流をコイルに流して直流モータを回転駆動させる直流モータ駆動システムにおいて、コイルに電流を流す出力MOSトランジスタの $1/m$ ($m>1$) のサイズを有し該出力MOSトランジスタとソース端子が共通接続され出力MOSトランジスタの電流に縮小比例した電流を流すことが可能な電流検出用MOSトランジスタを設け、該電流検出用MOSトランジスタのゲート端子には出力MOSトランジスタのゲート端子に印加される信号と同一の信号を印加するとともに、出力MOSトランジスタのドレイン電圧をモニタして同一の電圧を電流検出用MOSトランジスタのドレイン端子に印加させるようにしたものである。

【0011】

上記した手段によれば、出力MOSトランジスタが非飽和領域で動作するようにされている場合にも、電流検出用MOSトランジスタのドレイン端子に出力MOSトランジスタのドレイン電圧と同一の電圧が印加されるため、出力MOSトランジスタの電流に正確に比例した電流を電流検出用MOSトランジスタに流すことができ、この電流を検出することにより従来のシャント抵抗を用いることなく出力MOSトランジスタの電流を検出し、精度良くコイルの駆動電流を制御することができるようになる。

【0012】

本願の他の発明は、コイルに駆動電流を流す出力トランジスタと、該出力トランジスタよりも小さいサイズに形成されコイルに流れる電流を検出するための電流検出用トランジスタとを備えたコイル駆動用半導体集積回路において、上記出力トランジスタと電流検出用トランジスタを、周囲に素子分離領域を有する高耐圧のトランジスタで構成するとともに、上記電流検出用トランジスタが形成され

た領域の周囲に上記出力トランジスタの形成領域を設けるようにしたものである。

【0013】

上記した手段によれば、電流検出用トランジスタが形成された領域の周囲に出力トランジスタを形成するため、電流検出用トランジスタの特性は出力トランジスタの特性の平均的な特性を有するようにされ、製造ばらつきによる検出電流のばらつきを減少させることができる。また、望ましくは、電流検出用トランジスタは出力トランジスタが形成された領域の中心からずれた位置に形成するようにする。これにより、温度変動による電流検出用トランジスタの特性の変動量は出力トランジスタの特性の変動量の最大値と最小値の間の値になるため、温度変動に伴う検出電流の変動率を出力トランジスタの駆動電流の変動率に近い値にすることができる。

【0014】

【発明の実施の形態】

以下、本発明の好適な実施態様を、図面を参照しながら説明する。

図1は、本発明を3相ブラシレス直流モータの回転駆動システムに適用した場合の駆動制御装置全体の概略構成を示す。

図1において、 L_u 、 L_v 、 L_w はそれぞれモータMTのU相、V相、W相の3つの相のステータコイル、 $B\text{-emf}(U)$ 、 $B\text{-emf}(V)$ 、 $B\text{-emf}(W)$ は各相コイル L_u 、 L_v 、 L_w の逆起電圧を電圧源として表わしたものである。

【0015】

本実施例の直流モータ駆動制御装置は、各コイル L_u 、 L_v 、 L_w の端子に電圧を印加して駆動電流を流すための出力ドライバ回路110と、各コイルに流れる電流を検出する電流検出部120、電流検出部120で検出されたアナログ電流をデジタル値に変換するAD変換回路130、検出された電流値と図示しないコントローラから供給される電流指令値に基づいて該電流指令値に等しい電流を各コイルに流すようにPWM制御するための基準となるPWMクロックを生成する電流制御部140と、各コイル L_u 、 L_v 、 L_w の端子間に現われる無通電相の逆起電圧を監視して逆起電圧のゼロクロス点を検出するゼロクロス検出回路

150、該ゼロクロス検出回路150からの検出信号に基づいて通電相を切り替えながら上記電流制御部140からのPWMクロックに基づいて上記出力ドライバ回路110の各コイルのドライバをオン、オフさせるための制御信号UPWM, UHI Z, VPWM, VHI Z, WPWM, WHI Zを生成する通電切替制御部160、装置全体を制御するシーケンサ170などから構成される。

【0016】

出力ドライバ回路110は、各相のコイルLu, Lv, Lwの端子U, V, Wに電流を流し込む高電位側の出力MOSトランジスタM1, M2, M3、各相のコイルから電流を引き込む低電位側の出力MOSトランジスタM4, M5, M6、前記出力MOSトランジスタM1~M6にゲート電圧を印加してコイルの駆動電流を制御するプリドライバ111, 112, 113などを有する。上記低電位側の出力MOSトランジスタM4~M6のソース端子は、共通接続されて接地電位点に接続されている。

【0017】

この実施例においては、上記出力ドライバ回路110内に、上記低電位側の出力MOSトランジスタM4, M5, M6と並列に設けられ、M4, M5, M6のゲート端子に印加される電圧と同一の電圧がそれぞれゲート端子に印加されるようにされた電流センス用MOSトランジスタM4b, M5b, M6bが設けられている。この電流センス用MOSトランジスタM4b, M5b, M6bの素子サイズ（ゲート幅Wとゲート長Lとの比 W/L ）は出力MOSトランジスタM4, M5, M6の $1/m$ ($m > 1$) に設定されている。ゲート長が同一の場合にはゲート幅が $1/m$ に設定される。これにより、電流センス用MOSトランジスタM4b, M5b, M6bは、出力MOSトランジスタM4, M5, M6のオン抵抗に比例したオン抵抗（m倍）に制御される。

【0018】

そして、これらの電流センス用MOSFET M4b, M5b, M6bはドレイン端子が共通接続されて電流検出部120に接続されている。電流検出部120は、低電位側の出力MOSトランジスタM4, M5, M6のゲート電圧Gu, Gv, Gwを監視して、上記電流センス用MOSトランジスタM4b, M5b,

M6bのドレイン端子へ、対応する出力MOSトランジスタM4, M5, M6のドレイン電圧と同じ電圧 D_s を再現して印加できるように構成されている。

【0019】

図2には、前記電流検出部120の具体的な回路構成例が示されている。この実施例の電流検出部120は、電源電圧端子 V_{cc} と接地点との間に直列形態に接続された定電流源 C_{I1} , 抵抗 R_4 およびMOSトランジスタM7と、同じく電源電圧端子 V_{cc} と接地点との間に直列形態に接続された定電流源 C_{I2} およびMOSトランジスタM8と、前記定電流源 C_{I1} と抵抗 R_1 との接続ノードN1の電位が非反転入力端子に印加され前記定電流源 C_{I2} とMOSトランジスタM8との接続ノードN2の電位が反転入力端子に印加される差動増幅回路AMP1と、電源電圧端子 V_{cc} とMOSトランジスタM8のゲート端子との間に直列形態に接続された抵抗 R_5 およびMOSトランジスタM9と、前記抵抗 R_5 の両端子の電圧が非反転入力端子と反転入力端子に印加されている差動増幅回路AMP2とを備えている。そして、MOSトランジスタM9のゲート端子に前記差動増幅回路AMP1の出力電圧が印加される。

【0020】

さらに、この実施例の電流検出部120には、前記出力ドライバ回路110の低電位側出力MOSトランジスタM4, M5, M6のドレイン端子と前記MOSトランジスタM7のゲート端子との間に並列形態に接続されたスイッチSW1, SW2, SW3と、これらのスイッチSW1, SW2, SW3の出力MOSトランジスタM4, M5, M6のドレインと反対側の共通接続ノードN0とMOSトランジスタM7のゲート端子との間に接続されたスイッチSW4と、該スイッチSW4をオン、オフ駆動するインバータINVと、MOSトランジスタM7のゲート端子と接地点の間に接続されたスイッチSW5が設けられている。

【0021】

上記スイッチSW1, SW2, SW3, SW5は各々直列形態の2個のNチャネルMOSトランジスタからなる。スイッチSW1, SW2, SW3を構成するMOSトランジスタのゲート端子には、対応する出力MOSトランジスタM4, M5, M6と同一のゲート電圧 G_u , G_v , G_w が印加されている。このように

スイッチSW1, SW2, SW3を各々直列形態の2個のNチャネルMOSトランジスタにより構成しているのは、Vcc側の出力トランジスタM1~M3がオフされたときにおいても対応するコイルの端子電圧が負電圧となってスイッチSW1~SW3を構成するMOSトランジスタの基板の寄生ダイオードを通して電流が流れるのを防止し、正確なスイッチ動作を維持するためである。スイッチSW5が直列形態の2個のNチャネルMOSトランジスタにより構成されているのも同様の理由からである。

【0022】

なお、前記スイッチSW5を構成するMOSトランジスタのゲート端子には図1のシーケンサ170からの入力信号OFFCALが印加され、また前記スイッチSW4を構成するMOSトランジスタのゲート端子には入力信号OFFCALを反転するインバータINVの出力信号が印加され、SW5とSW4とは互いに相補的にオン、オフ制御される。

【0023】

この実施例の電流検出部120においては、前記MOSトランジスタM9のソース端子に、前記出力ドライバ回路110の電流センス用MOSトランジスタM4b, M5b, M6bのドレイン端子が共通に接続されている。また、これらのMOSトランジスタM4b, M5b, M6bのドレイン電圧が、MOSトランジスタM8のゲート端子に印加されている。スイッチSW4は、通常のモータの回転駆動制御が開始されると、制御信号OFFCALを反転するインバータINVの出力によってオン状態にされる。このとき、スイッチSW5は制御信号OFFCALによってオフ状態とされる。

【0024】

これにより、実施例の電流検出部120は、モータの回転駆動制御が開始されて出力ドライバ回路110内の低電位側の出力トランジスタM4~M6のいずれかがオンされると、スイッチSW1~SW3のうちオン状態の出力トランジスタに対応されたスイッチがオンされて、オン状態の出力トランジスタM4~M6のドレイン電圧がスイッチSW1~SW3のいずれかおよびSW4を通してMOSトランジスタM7のゲート端子に印加される。そして、差動増幅回路AMP1の

フィードバック動作により、MOSトランジスタM8のゲート電圧がM7のゲート電圧に一致するように制御される。

【0025】

その結果、電流センス用のMOSトランジスタM4b～M6bのドレインには、M4～M6のうちオン状態の出力トランジスタのドレイン電圧と同一の電圧が印加される。そして、このときM4～M6のうちオン状態の出力トランジスタに対応する電流センス用のMOSトランジスタのゲート端子には、オン状態の出力トランジスタのゲート電圧と同一の電圧が印加される。しかも、出力トランジスタM4～M6は図3に実線Aで示すような電圧－電流特性（VDS-ID特性）を、また電流センス用MOSトランジスタM4b～M6bは図3に実線Bで示すような電圧－電流特性をそれぞれ有するが、出力トランジスタM4～M6がPWM駆動されるため、各トランジスタはそれぞれ線形領域、すなわち電流センスMOSトランジスタは出力トランジスタのm倍のオン抵抗で動作する。

【0026】

そのため、オンされた電流センス用MOSトランジスタ（M4b～M6b）には、差動増幅回路AMP1の出力によって制御されるMOSトランジスタM9から、オンされている出力トランジスタ（M4～M6）のドレイン電流 I_d に正確に比例した電流 I_d/m が流されるようになる。ここで、mは出力トランジスタM4～M6とこれらに対応する電流センス用MOSトランジスタM4b～M6bのサイズ比である。この電流 I_d/m が抵抗R5により電圧に変換され、差動増幅回路AMP2によって増幅されて検出電圧 V_{sens} として、後段のAD変換回路130へ出力される。

【0027】

この実施例の電流検出部120において、抵抗R4が設けられているのは、差動増幅回路AMP1が仮に負の入力オフセット電圧を有していたとしても、出力MOSトランジスタに少しでも電流が流れると、その反転入力端子への入力電位よりもオフセット電圧分以上高い電圧が非反転入力端子へ入力されるようにすることで差動増幅回路AMP1の出力によって制御されるMOSトランジスタM9に電流が流れない状態が発生するのを回避するためである。これにより少なくと

も 0 A 以上の電流における電流検出を保証することができる。

【0028】

ただし、この抵抗 R 4 を設けたことにより、差動増幅回路 AMP 1 の入力オフセット電圧がゼロで MOS トランジスタ M 7 のゲート端子に接地電位が印加されている場合にも、MOS トランジスタ M 9 に電流（以下、この電流をオフセット電流 I_{off} と称する）が流れるようになる。つまり、MOS トランジスタ M 9 に流される電流は、出力トランジスタ（M 4 ~ M 6）のドレイン電流 I_d の $1/m$ （ m は M 4 ~ M 6 と M 4 b ~ M 6 b とのサイズ比）にオフセット電流 I_{off} が加算された大きさとなる。本実施例においては、このオフセット電流 I_{off} は、シーケンサ 170 による以下のような制御動作でキャンセルされるように構成されている。

【0029】

図 4 には、シーケンサ 170 によるオフセット電流 I_{off} の検出動作の手順の一例が示されている。シーケンサ 170 は、電源が投入されると、制御信号 OFFCAL をハイレベル “Hi” に設定する（ステップ S 1）。すると、前記スイッチ SW 4 がオフ、SW 5 がオン状態にされ、MOS トランジスタ M 7 のゲート端子に接地電位が印加され、差動増幅回路 AMP 1 の非反転入力端子には抵抗 R 4 で与えられるオフセット電圧分が入力される。

【0030】

次に、シーケンサ 170 は、通電切替え部 160 へ所定の制御信号を供給して、電流センス用 MOS トランジスタ M 4 b, M 5 b, M 6 b のうちいずれか 1 つをオンさせるように制御する。これにより、電流検出部 120 では差動増幅回路 AMP 1 の出力によって MOS トランジスタ M 9 にオフセット電流 I_{off} が流れるようにされる（ステップ S 2）。なお、このときオンされた電流センス用 MOS トランジスタに対応した低電位側の出力 MOS トランジスタ M 4, M 5, M 6 もオンされるが、高電位側の出力 MOS トランジスタ M 1 ~ M 3 をすべてオフ状態にさせることにより、モータのコイルには全く電流が流れないようにされる。

【0031】

それから、シーケンサ 170 は、AD 変換回路 130 を動作させてこのオフセ

ット電流 I_{off} に応じた電圧を出力する差動増幅回路 AMP 2 の出力 V_{sens} をデジタル値に変換し、変換されたオフセット値を電流制御部 140 内のオフセット補正レジスタに転送させる（ステップ S 3）。それから、シーケンサ 170 は、所定時間が経過してオフセット電流の検出が終了したか否かを判定する（ステップ S 4）。

【0032】

そして、オフセット電流 I_{off} の検出が終了したと判定すると、ステップ S 5 へ移行して電流制御部 140 へ制御信号を送り、AD変換回路 130 から転送されたオフセット電流値を電流制御部 140 内のオフセット補正レジスタに保持させてから、各相コイルへの通電を開始させる。なお、オフセット補正レジスタに保持された値は、各相コイルへの通電制御において抵抗 R 4 による差動増幅回路 AMP 1 のオフセット分をキャンセルさせるのに使用される。

【0033】

次に、このオフセットキャンセル動作を、図 5 を用いて説明する。図 5 は、図 1 における電流切替え部 160 を省略して、当該モータ駆動制御装置における、電流指令値に基づいてモータのコイルに流す駆動電流を制御するフィードバック制御系を抽出して示したものである。図 5 において、図 1 と同一の部品および回路ブロックには同一の符号を付して重複した説明は省略する。図 5 には示されていないが、電流切替え部 160 は電流制御部 140 と出力ドライバ部 110 との間に設けられる。

【0034】

図 5 に示されているように、電流制御部 140 は、前記電流検出部 120 内のオフセット電流値を保持するオフセット補正レジスタ 141、コントローラなどから供給される電流指令値に前記レジスタ 141 に保持されているオフセット電流値を加算して電流指令値に予めオフセット分を付加する加算器 142、補正された電流指令値と AD 変換回路 130 からのその時点でモータコイルに流れている電流検出値との差を求める減算器 143、算出された電流誤差に応じた電圧を発生するループフィルタ（積分容量）144、該ループフィルタ 144 の電圧と所定の周波数の基準三角波キャリア信号とを比較して電流誤差に応じたパルス幅

を有する信号（PWMクロックPWMCLK）を生成するコンパレータなどからなるパルス信号生成回路145を備える。このコンパレータにより、電流指令値と電流検出値に応じたデューティ比を有するPWMクロックPWMCLKが生成される。

【0035】

次に、本実施例のモータ駆動制御装置の動作を、図6～図8のタイムチャートを用いて説明する。

本実施例においては、切替え制御部160からの制御信号UPWM, VPWM, WPWMとUHI Z, VHI Z, WHI Zにより、表1のように信号の組合せに応じてU, V, Wの各相の出力ドライバの出力状態が決定される。すなわち、制御信号*PWM（*はU, V, Wのいずれか）がロウレベル“L”で*HI Zがロウレベル“L”のときは出力電圧もロウレベル、制御信号*PWMがハイレベル“H”で*HI Zがロウレベル“L”のときは出力電圧はハイレベル、制御信号*HI Zがハイレベル“H”のときは*PWMのいかんにかかわらず出力はハイインピーダンス“Hi-Z”とされる。

【0036】

【表1】

	UHIZ, VHIZ, WHIZ	UPWM, VPWM, WPWM	出力電力
(a)	“L”	“L”	“L”
(b)	“L”	“H”	“H”
(c)	“H”	—	Hi-Z

【0037】

図6に示されているように、ロータが電気角で $-180^{\circ} \sim -120^{\circ}$ の範囲にある時は、U相が表1の(a)の制御状態、V相がPWMのため表1の(a)あるいは(b)の制御状態、W相が表1の(c)の制御状態にされる。また、ロータが電気角で $-120^{\circ} \sim -60^{\circ}$ の範囲にある時は、U相がPWMのため表1の(a)あるいは(b)の制御状態、V相が表1の(c)の制御状態、W相が表1の(a)の制御状態にされる。さらに、ロータが電気角で $-60^{\circ} \sim +60^{\circ}$ の範囲にある時は、U相が表1の(c)の制御状態、V相が表1の(a)の制御状態

、W相がPWMのため表1の(a)あるいは(b)の制御状態にされる。以下、これを繰り返すことでロータが回転される。

【0038】

なお、図6において、*PWM信号がPWM状態であるときに対応する相はPWM駆動されるが、このとき出力が連続してハイレベルあるいはロウレベルにされるのではなく、制御信号*PWMがそのときのPWMクロックPWMCLKのパルス幅に応じてハイレベルとロウレベルを繰り返すことにより、出力トランジスタは断続的にオン、オフされて、PWMクロックPWMCLKのパルス幅の和に応じた電流をコイルに流すように動作する。

【0039】

図6から分かるように、ロータが電気角で $-180^{\circ} \sim -120^{\circ}$ の範囲(区間1)にあるときはU相コイルに負の電流 i_u が、またV相コイルに正の電流 i_v が流される(このときW相コイルの電流 i_w はゼロ)。また、電気角で $-120^{\circ} \sim -60^{\circ}$ の範囲(区間2)にあるときはU相コイルに負の電流 i_u が、またW相コイルに正の電流 i_w が流される(このときV相コイルの電流 i_v はゼロ)。さらに、電気角で $-60^{\circ} \sim +60^{\circ}$ の範囲(区間3)にあるときはV相コイルに負の電流 i_v が、またW相コイルに正の電流 i_w が流される(このときU相コイルの電流 i_u はゼロ)。

【0040】

以下、同様にして、電気角で $-60^{\circ} \sim 0^{\circ}$ の区間4ではU相コイルに正の電流 i_u 、V相コイルに負の電流 i_v が流され、電気角で $+60^{\circ} \sim +120^{\circ}$ の区間5ではU相コイルに正の電流 i_u 、W相コイルに負の電流 i_w が流され、電気角で $+120^{\circ} \sim +180^{\circ}$ の区間6ではV相コイルに正の電流 i_v 、W相コイルに負の電流 i_w が流される。

【0041】

よって、出力ドライバ部110内で低電位側出力トランジスタ(M4~M6)がオンされているときに流れる電流を、電流検出用MOSトランジスタM4b~M6bで検出するには、図6の最下欄を参照すると分かるように、負の電流が流れる相すなわち区間1と2では i_u 、区間3と4では i_v 、区間5と6では i_w

を検出すれば良い。

【0042】

図7と図8には、それぞれ図6の区間2と区間5の部分を拡大した信号の波形が示されている。なお、図7および図8において、(a)のPWMDは図5のループフィルタ144から出力される電圧、(a)のTWCはコンパレータ(145)においてPWMDと比較される三角波キャリア信号、(g)の ϕ_s はAD変換回路130の動作タイミングを与えるクロック信号である。図より明らかなように、AD変換タイミングを与えるクロック ϕ_s は、三角波キャリア信号TWCの最小レベルのポイントである。これにより、検出電流 I_s が流れている期間の中央で検出電流 I_s をサンプリングして検出することができる。

【0043】

図7(c), (d)より、区間2においては、W相の出力電圧がコイルの駆動電圧 V_{spn} に近いレベル、U相の出力電圧は0Vに近いレベルにされるため、W相のコイルからU相のコイルへ向って電流が流れることが分かる。このとき、出力ドライバ回路110では低電位側出力MOSトランジスタM4~M6のうちM4がオン状態にされている。このとき電流検出部120では、スイッチSW1がオンされる。これにより、図2の電流検出部120内のノードN0およびMOSトランジスタM7のゲートの電位 V_t は、トランジスタM4のオン抵抗を R_{on} とすると、図7(e)のように $V_t = R_{on} \times i_u$ で表わされる。また、電流検出用抵抗 R_6 に流れる電流 I_s は、図7(f)のように $I_s = i_u / m + I_{off}$ である。

【0044】

区間2内のPWM駆動中のU相出力がハイレベルになる期間では、W相の出力もハイレベルさらに図6よりV相の出力はハイインピーダンスであることから、低電位側出力MOSトランジスタM4~M6はすべてオフ状態にあり、電流検出部120ではスイッチSW1~SW3がすべてオフされるため、ノードN0はハイインピーダンスとなり、電位 V_t はほぼ直前のレベルを維持する。

【0045】

図8(c), (d)より、区間5においては、U相の出力電圧がコイルの駆動

電圧 V_{spn} に近いレベルで、W 相の出力電圧は 0 V に近いレベルにされるため、U 相のコイルから W 相のコイルへ向って電流が流れることが分かる。つまり、このとき、出力ドライバ回路 110 では低電位側出力 MOS トランジスタ M4 ~ M6 のうち M6 がオン状態にされている。また、このとき電流検出部 120 では、スイッチ SW3 がオンされる。これにより、図 2 の電流検出部 120 内のノード N0 の電位 V_t は、トランジスタ M6 のオン抵抗を R_{on} とすると、 $V_t = R_{on} \times i_w$ で表わされる。また、電流検出用抵抗 R6 に流れる電流 I_s は、 $I_s = i_w / m + I_{off}$ である。

【0046】

区間 5 内の PWM 駆動中の U 相出力がロウレベルになる期間では、W 相の出力もロウレベルさらに図 6 より V 相の出力はハイインピーダンスであることから、低電位側出力 MOS トランジスタ M4 ~ M6 のうち M4 と M6 がオン状態にされ、コイルに逆起電圧で M4 のドレイン電圧が負電圧にされて M4 には M6 とほぼ同一の大きさで逆向きの電流が流れ、このとき電流検出部 120 ではスイッチ SW1 と SW3 がオンされるため、ノード N0 の電位 V_t は、 $V_t = R_{on} \times i_u - R_{on} \times i_w \div 0$ V となる。また、このとき電流検出用抵抗 R6 には、2 倍のオフセット電流 I_{off} が流れるため、 I_s は $I_s = 2 I_{off}$ となる。

【0047】

図 9 には、本発明に係るモータ駆動制御装置の変形例が示されている。図 2 のような構成を有する電流検出部 120 において、電流センス用の MOS トランジスタ M4b, M5b, M6b のドレイン端子へ出力トランジスタ M4 ~ M6 と同一のドレイン電圧を正確に与える方式として、図 9 のように、電流センス用の MOS トランジスタ M4b, M5b, M6b のドレイン電圧を MOS トランジスタ M8 のゲート端子へ印加するセンスライン（アルミ配線）SSL と、MOS トランジスタ M9 のドレイン電流を電流センス用の MOS トランジスタ M4b, M5b, M6b のドレイン端子へ流すフォースライン FCL とを別個に設ける方式がある。

【0048】

フォースラインとセンスラインを別にしない図 2 の回路においては、トランジ

スタM9からの電流をセンスMOSへ流すアルミ配線の寄生抵抗により、MOSトランジスタM8のゲート端子に電流センス用MOSトランジスタM4b, M5b, M6bのドレイン電圧を正確に伝えることができないためである。

【0049】

ところが、図9のようなフォース／センス分離方式においては、単にフォースラインFCLとセンスラインSSLを構成するアルミ配線を設けたのでは、例えばセンスMOS M4bがオンされてトランジスタM9からの電流がフォースラインFCLの電流パスIPS1を通してM4bへ流れる際に、図9にIPS2, IPS3で示すような電流パスを通して電流が流れて、センスラインSSLを構成するアルミ配線の寄生抵抗Ra4～Ra6により、MOSトランジスタM8のゲート端子に電流センス用MOSトランジスタM4b, M5b, M6bのドレイン電圧を正確に伝えることができないおそれがある。

【0050】

そこで、図9の変形例では、MOSトランジスタM8のゲート端子と電流センス用MOSトランジスタM4b, M5b, M6bのドレイン端子とを接続するセンスラインSSLの途中にMOSFETからなるスイッチSW6, SW7, SW8を設けている。そして、これらのスイッチMOSトランジスタSW6, SW7, SW8のゲート端子には、対応する電流センス用MOSトランジスタM4b, M5b, M6bのゲート電圧と同一の電圧が印加されている。

【0051】

これにより、電流センス用MOSトランジスタM4b, M5b, M6bのうちいずれか1つがオンされると、SW6～SW8のうち対応するスイッチがオンされてドレイン電圧をMOSトランジスタM8のゲート端子へ伝える。このとき、他のスイッチ（例えばSW6がオンされたときはSW7とSW8）はオフ状態にされるため、図9に示されている電流パスIPS2, IPS3は遮断される。そのため、センスラインSSLを構成するアルミ配線にはまったく電流が流れずに、電流センス用MOSトランジスタM4bのドレイン電圧をMOSトランジスタM8のゲート端子へ伝えるので、電圧降下を起こさない正確な電圧が伝達されることになる。他の電流センス用MOSトランジスタM5b, M6bがオンされる

場合も同様である。

【0052】

なお、図9の構成においては、フォースラインFCLを構成するアルミ配線が寄生抵抗 $R_{a1} \sim R_{a3}$ を有しており、センス電流 I_s が流れるとここで電圧降下を起こすが、電圧降下を起こさないセンスラインSSLにより伝達されたドレイン電圧が出力トランジスタM4～M6のドレイン電圧と一致するようにフィードバック制御がかかる。つまり、フォースラインFCLの寄生抵抗 $R_{a1} \sim R_{a3}$ で電圧降下した電圧が正しい電圧となるように、差動増幅回路AMP1によってMOSトランジスタM9に電流が流される。

【0053】

図10には、本発明に係るモータ駆動制御装置の第2の実施例の電流検出部120が示されている。この実施例の電流検出部120は、3相直流モータの駆動制御において、電流切替え時の電流変化量を小さくして騒音を減らすために、3相のコイルのうち1相ではなく2相に対してPWMパルスによる駆動を行なえるようにしたシステムに好適な回路である。図2の実施例の電流検出部120との差異は、オフセット用の抵抗 R_4 と並列に、直列形態のスイッチSW9と第2のオフセット用抵抗 R_4' を接続している点である。抵抗 R_4' は R_4 と同一抵抗値を有するようにされる。

【0054】

この実施例の電流検出部120においては、2相PWM駆動での電流検出の他、1相PWM駆動での電流検出も可能であり、1相のみのPWM駆動の際には、スイッチSW9をオフ状態にして前記実施例と同一の動作でコイルに流れる電流の検出が行なわれる。一方、2相PWM駆動の際には、スイッチSW9がオン状態にされる。2相PWM駆動では、出力ドライバ回路110内の低電位側出力トランジスタM4～M6のうち2つの相のトランジスタが同時にオン状態にされる期間がある。この期間では、駆動電流はいずれか2つの相の低電位側出力トランジスタに分流して流される。

【0055】

また、2つの相の低電位側出力トランジスタがオン状態にされると、これに応

じてセンス用MOSトランジスタM4b～M6bもいずれか2つがオン状態にされ、トランジスタM9から見たソース側の抵抗が1相PWM駆動のときの抵抗の半分になる。そのため、2相PWM駆動時にセンス用抵抗R5とトランジスタM9に流れるオフセット電流は、通常の1相PWM駆動時に流れるオフセット電流 I_{off} の2倍になってしまう。よって、図4のフローチャートに従って、低電位側出力トランジスタM4～M6のうち1つのトランジスタをオン状態にして検出してレジスタ141に保持させたオフセット電流値を用いて、2相PWM駆動時におけるオフセットキャンセルを行なうと、正しいオフセットキャンセルが行えないことになる。

【0056】

しかるに、この第2実施例では、2相PWM駆動時にはスイッチSW9をオン状態にするため、抵抗R4、R4'によって差動増幅回路AMP1の非反転入力端子に与えられるオフセット量は、1相PWM駆動時に抵抗R4によって与えられるオフセット量の半分になる。その結果、2相PWM駆動時にセンス用抵抗R5に流されるオフセット電流 I_{off} は、1相PWM駆動時のオフセット電流と同じ電流値になり、2相PWM駆動時においても正しいオフセットキャンセルが行なえるようになる。

【0057】

図11には、2相PWM駆動時における電気角 $-120^{\circ} \sim -60^{\circ}$ の範囲(区間2)でU相およびW相の出力に現われる電圧および電流検出部120内の検出ノードN0の電圧 V_t 、センス抵抗R5に流れる電流 I_s の変化を示す。また、図11において、符号PH20Nは、図10のオフセット用抵抗R4と並列の抵抗R4'への電流を制御するスイッチSW9をオン、オフするための信号を示す。この信号PH20Nがハイレベルにされる期間は、低電位側出力トランジスタM4～M6のうち2つの相のトランジスタが同時にオン状態にされる期間に相当する。

【0058】

この期間においては、検出ノードN0の電圧 V_t は、出力トランジスタのオン抵抗を R_{on} 、U相の電流を i_u 、W相の電流を i_w とすると、 $V_t = (R_{on} \times i_u + R_{on} \times i_w) / 2$ となる。また、U相の低電位側出力トランジスタM4のみ

がオン状態にされる期間においては、検出ノードN0の電圧 V_t は、 $V_t = R_{on} \times i_u$ となる。図7(f)と図11(f)のセンス電流 I_s の変化を比較すると明らかなように、図11の2相PWM駆動では電流の切替えが段階的に行なわれるため1回の電流の変化量が小さく、発生する騒音も小さくなることが分かる。

【0059】

なお、図10のような構成の電流検出部120は、逆起電圧検出のための無通電期間を持たないいわゆる180deg通電方式のモータ駆動制御装置にも利用することができる。また、低電位側出力トランジスタM4～M6のうち2つの相のトランジスタが同時にオン状態にされる期間を有する駆動制御が可能なシステムにおいては、通電開始前に行なわれるオフセット電流検出時に、2つの相の出力トランジスタをオンさせた状態で検出を行なうようにすれば、図10に示されている電流検出部120の第2のオフセット用抵抗 R_4' およびスイッチSW9を設ける必要はない。

【0060】

図12は、出力ドライバ回路120を構成する低電位側出力MOSトランジスタM4～M6と、これと対をなす電流検出用MOSトランジスタM4b～M6bを同一半導体チップ上に形成する場合に好適なレイアウト例を示す。図12において、符号SはMOSトランジスタのソース領域、符号DはMOSトランジスタのドレイン領域である。図示しないが、ソース領域Sとドレイン領域Dとの間の基板表面上には、絶縁膜を介してゲート電極が形成され半導体チップ内で図1のプリドライバ111, 112, 113の出力に接続される。DTは出力MOSトランジスタのドレイン端子、STは共通のソース端子、SDTは対をなす小サイズの電流検出用MOSトランジスタのドレイン端子であり、DT及びST端子は実際の半導体チップにおいてはボンディングパッドとして形成される。一方、SDTは半導体チップ内で配線される。

【0061】

一般に、比較的サイズの大きなMOSトランジスタを半導体チップ上に形成する場合、サイズの小さなMOSトランジスタ（以下、これをMOSセルと称する）を複数個並べて配設しそれらのゲート電極を共通に接続したものが用いられる

。また、比較的サイズの大きなMOSトランジスタとこれと対をなすサイズの小さなトランジスタを同一半導体チップ上に形成する場合、図13に示すように、大きなMOSトランジスタの形成領域LTAの横に小さなMOSトランジスタの形成領域STAを設けて形成することが多い。特に、図22に例示されているような構造を有するDMOS (Diffusion self aligned MOS) と呼ばれる高耐圧のMOSトランジスタを用いる場合には、各トランジスタの基体間を電氣的に絶縁する分離領域を設けることが多いので、占有面積を小さくするために図13のようなレイアウトをとるのが一般的である。

【0062】

本実施例においては、図12に示されているように、大きなMOSトランジスタの形成領域LTAの中央に小さなMOSトランジスタの形成領域STAを設けて形成するようにしている。図12と図13とを比較すると明らかなように、図12ではトランジスタ形成領域LTAとSTAとの間に分離領域ISOが設けられているため、素子の空白領域が生じ図13のレイアウトよりも占有面積が大きくなっている。このようなデメリットにもかかわらず、図12のようなレイアウトを採用しているのは以下の理由からである。

【0063】

すなわち、半導体チップ上の比較的広い範囲内に複数の同一素子を形成した場合、現在の半導体製造技術では素子の特性を全く同一にすることは困難であり、隣接する素子同士で特性が少しずつずれて行き離れた位置にある素子同士ではかなり特性がずれてしまうことが知られている。さらに、図12のような対をなすトランジスタを、図2のような回路の低電位側出力MOSトランジスタM4～M6と電流検出用MOSトランジスタM4b～M6bに使用して、電流検出部120の回路が形成された半導体チップと接続する場合を考えると、図13のようなレイアウトでは、出力MOSトランジスタまでの配線長と電流検出用MOSトランジスタまでの配線長とが相違し、配線寄生抵抗を考慮すると所望の回路特性が得られず精度の高い制御が行なえなくなるおそれがある。

【0064】

そこで、本発明者等は、配線の寄生抵抗を含めた図12のトランジスタの等価

回路を検討した。図14にその等価回路を示す。図14において、符号R_bで代表される楕円の中に抵抗の記号が付されているのはボンディングワイヤの寄生抵抗、それ以外はアルミ等のメタル配線寄生抵抗である。符号R_cで代表される通常の抵抗の記号の他に、四角の中に抵抗の記号が付されている符号R_dで代表される抵抗があるのは、メタル層が異なる配線の寄生抵抗を区別するためである。ゲート配線のように電流が流れない配線に関しては寄生抵抗を図示していない。

【0065】

図15に、図14の等価回路のように寄生抵抗を考慮した回路について、MOSセルの位置ごとにバラツキ感度を検討した結果を、グラフで示す。図15のグラフの縦軸はばらつきの二乗平均、横軸はセルの位置で、横軸の中心が素子形成領域LTAの中央に相当する。図15においては、符号①の部分が最もばらつきの二乗平均が小さく、符号②、③の部分が次にばらつきの二乗平均が小さい。

【0066】

この図15の符号①～③が素子形成領域LTAのどの位置に当るか示したものが図16である。図15と図16より、図12の実施例のように、サイズの小さなMOSトランジスタをサイズの大きなMOSトランジスタの素子形成領域LTAの中央に配置することによって、特性のばらつきを最も小さくできることが分かる。特性上、小さなMOSトランジスタを配置するのに適した二番目の位置は、図16の符号②または③の位置である。図17は、②の位置に小さなMOSトランジスタを配置したレイアウトを示す。

【0067】

ところで、本発明者等は、素子および回路のプロセスによる特性ばらつきのみならず、動作中の半導体チップの温度上昇による特性の変動についても検討を行った。多数のMOSセルが並んで配置された半導体チップにおいては、各MOSトランジスタが動作することにより熱が発生し、その熱はチップの周辺に向かって伝達して行くため、チップ内における出力トランジスタセルの温度分布は、図18～図21に示されているように、出力トランジスタセルの中央ほど温度が高く周辺ほど温度は低くなるほぼ同心円状の分布となる。

【0068】

周知のように、MOSトランジスタは温度によってその特性が変化するので、サイズの小さなMOSトランジスタの形成領域STAを図18のようにサイズのMOSトランジスタの形成領域LTAの隅に配置したり、図19のように中央に配置すると、対をなすサイズの大きなMOSトランジスタとの特性にずれを生じ易くなる。従って、温度分布の観点からは、図20のように、サイズの小さなMOSトランジスタの形成領域STAをサイズのMOSトランジスタの形成領域LTAの中央から少しずれた位置に設けるのが望ましい。

【0069】

あるいは、図21のように、サイズの小さなMOSトランジスタを2つに分割して符号STA1, STA2のような2箇所に配置して、両方のトランジスタの平均した特性が得られるようにしてもよい。さらに、サイズの小さなMOSトランジスタを3つに分割して、図21の符号STA1, STA2で示す箇所に、一点鎖線STA3で示すような箇所を加えて、計3箇所に配置してそれらを並列接続するようにしてもよい。

【0070】

次に、図22に示されている高耐圧DMOSトランジスタについて説明する。なお、図22は図12のa-a'線に沿った半導体基板の断面構造を示すものである。図22において、符号SUBで示されているのは単結晶シリコンのような半導体基板、符号DLはMOSトランジスタのド레인領域となる拡散層、符号SLはソース領域となる拡散層、符号CNLはチャネル領域となる拡散層、符号GLはゲート電極、符号LCSは半導体基板の表面に選択酸化法等で形成されるフィールド絶縁膜、符号ISOは拡散層からなる素子分離領域、また符号N+は高濃度埋込み層である。

【0071】

一般的にDMOS (Diffusion self aligned MOS) は図22に示されるように、ソース領域SLとチャネル拡散層CNLを同一のゲート電極下に形成し、チャネル拡散層CNLとソース領域SLの打ち込み深さや熱履歴差による拡散広がり差などにより自己整合的にチャネル長を決定する構造であることから、実効チャネル形成に関してはマスクの合わせ精度、加工精度を

考慮することなく高耐圧、低オン抵抗の素子を得ることができる。

【0072】

さらに、図22に着目すると、等業者ならば容易に理解されるように、この高耐圧MOSトランジスタの構造は縦型バイポーラ・トランジスタと非常に類似した構造を有する。つまり、このような構造を採用することにより、公知のバイポーラ・トランジスタの製造ラインおよび製造プロセスを利用して、高耐圧のMOSトランジスタからなる出力ドライバ回路を半導体集積回路として容易に形成することができる。

【0073】

図23は、本発明に係るモータ駆動制御装置を、ハードディスク型磁気記憶装置のスピンドルモータ駆動制御装置に適用した場合のモータ回転駆動システム全体の構成例を示す。

図23に示されているように、この実施例のハードディスク記憶装置は、磁気ディスク300と、該磁気ディスク300を高速回転駆動させるスピンドルモータ310と、磁気ディスク300上の記憶トラックに対して情報のリード／ライトを行なう磁気ヘッドHDを先端に有するアーム320と、このアームを介して磁気ヘッドHDを前記磁気ディスク300上にて移動させるボイスコイルモータ340、磁気ディスク300の外側に配置されディスク回転停止時にアーム320を支持するランプ350、上記スピンドルモータ310とボイスコイルモータ340を駆動制御するモータ駆動制御回路200、磁気ディスク記憶装置全体の動作を制御するとともにスピンドルモータ310に対する電流指令値やボイスコイルモータ340に対する電流指令値を出力するコントローラ410などを有する。

【0074】

前記コントローラ410はマイクロコンピュータ（CPU）などで構成され、コントローラ410から出力された駆動電流指令値は前記モータ駆動回路200へ送られる。駆動電流指令値には、スピンドルモータ310の制御に関するものとボイスコイルモータ340の制御に関するものがあり、スピンドルモータ310とボイスコイルモータ340はそれぞれ別個に駆動制御される。図23には

示されていないが、アーム 320 には磁気ヘッド HD を駆動して磁気ディスク 300 に対する書込みを行ったり読出し信号に基づいて位置情報を検出したりする信号処理用 IC が別途設けられる。

【0075】

モータ駆動制御回路 200 は、前記実施例のモータ駆動制御装置からなるスピンドルモータ駆動制御回路 100 と、磁気ヘッドをディスクの径方向へ移動させるボイスコイルモータ駆動制御回路とを有し、コントローラ 410 から供給される制御信号に従って動作し、磁気ヘッドを所望のトラックヘシーク移動させたり磁気ヘッドの相対速度を一定にするように、ボイスコイルモータ 340 とスピンドルモータ 310 をサーボ制御する。

【0076】

モータ駆動制御回路 200 内には、スピンドルモータ駆動制御回路 100 の他に、ボイスコイルモータ 340 を駆動する VCM ドライバ 220、12V のようなドライバ用の電源電圧 V_{cc1} を昇圧するブースト回路 230、5V のような IC 用の電源電圧 V_{cc2} を変換して 3.3V のような内部電源電圧 V_{reg1} 、 V_{reg2} 、 V_{reg3} を生成する電圧レギュレータ 140、レギュレータ 140 で生成された電圧を監視して停電発生を検出する電源モニタ回路 250、コントローラ 410 からのデジタルデータ形式の駆動電流指令値などの制御情報を受信するシリアル I/O (入出力ポート) 260、受信した駆動電流指令値をアナログ形式の駆動電流指令値に変換する D/A 変換器 270、ボイスコイルモータ 340 の逆起電圧を検出する逆起電圧検出回路 280、検出された電圧値をデジタル値に変換してヘッドの速度情報としてコントローラ 400 へ出力する A/D 変換回路 290 などが設けられている。これらの回路は、1 個あるいは数個の半導体チップに半導体集積回路として構成することができる。

【0077】

コントローラ 410 は、マイクロコンピュータなどからなり、信号処理回路 420 から送信されてくる読出しデータを取り込んで誤り訂正処理を行ったり、ホストコンピュータからの書込みデータに対して誤り訂正符号化処理を行なって信号処理回路 420 へ出力したりする。信号処理回路 420 は、磁気記録に適し

た変調／復調処理や磁気記録特性を考慮した波形整形等の信号処理を行なったり、リード／ライト IC からの信号を受けて上記磁気ヘッド HD の位置情報を読み取ったりする機能を有する。

【0078】

また、コントローラ 410 は、インタフェース・コントローラ 430 を介してパソコン本体のマイクロコンピュータなどのホストコンピュータに接続される。コントローラ 410 は、動作モードに応じてシステム各部の制御を行なうとともに、ホストコンピュータから供給されるアドレス情報に基づいてセクタ位置などを算出したりもする。図示しないが、磁気ディスクから高速で読み出されたリードデータを一時的に記憶するバッファ用のキャッシュメモリが設けられることもある。

【0079】

以上、本発明者によってなされた発明を実施態様にもとづき具体的に説明したが、本発明は上記実施態様に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記実施例のモータ駆動制御回路では、3 相直流モータを駆動制御する回路を例にとって説明したが、3 相以外の多相直流モータの駆動制御回路に対しても本発明を適用することができる。

【0080】

また、前記実施例においては、コイルに駆動電流を流すドライバ回路を構成する出力 MOS トランジスタおよび電流検出用の MOS トランジスタとして高耐圧の DMOS を用いた場合を説明したが、これらのトランジスタを通常の MOS トランジスタで構成する場合にも適用することができる。

【0081】

また、以上の説明では主として、本発明者によってなされた発明をその背景となった利用分野であるハードディスク記憶装置のモータ駆動制御装置に適用した場合について説明したが、それに限定されるものではなく、例えばレーザビームプリンタのポリゴンミラーを回転させるモータや軸流ファンモータなどのブラシレスモータを駆動するモータ駆動制御装置に広く利用することができる。また、

モータのコイルを駆動する半導体集積回路に限定されず、例えばスイッチング・レギュレータにおいてコイルに流れる電流を制御するスイッチング素子を有する半導体集積回路にも適用することができる。

【0082】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、本発明に従うと、シャント抵抗を用いることなくコイルに流れる電流を検出して回転駆動制御を行なうことができる直流モータ駆動システムを実現することができる。

【0083】

また、本発明に従うと、シャント抵抗を用いることなくコイルに流れる電流を検出して精度の高い回転駆動制御を行なうことができるPWM制御方式の直流モータ駆動システムを実現することができる。

【0084】

さらに、本発明に従うと、コイルに駆動電流を流す出力トランジスタとコイルに流れる電流を検出するための電流検出用トランジスタを備え、製造ばらつきや温度変動による検出電流のばらつきが少ないコイル駆動用半導体集積回路を実現することができる。

【図面の簡単な説明】

【図1】

本発明を3相ブラシレス直流モータの駆動システムに適用した場合の駆動制御装置全体の概略構成を示す回路構成図である。

【図2】

実施例の電流検出部の具体的な回路構成例を示す回路図である。

【図3】

実施例のモータ駆動制御装置における出力トランジスタと電流検出用トランジスタのドレイン・ソース間電圧とドレイン電流特性を示す電圧－電流特性図である。

【図 4】

実施例のモータ駆動制御装置における電流検出部のオフセット検出手順を示すフローチャートである。

【図 5】

図 1 における電流切替え部を省略して、電流指令値に基づいてモータのコイルに流す駆動電流を制御するフィードバック制御系を抽出して示したブロック図である。

【図 6】

実施例のモータ駆動制御回路におけるコイルの逆起電圧と通電切替え部により生成される各相の通電切替え信号と各相の駆動電流の変化を示すタイムチャートである。

【図 7】

図 6 の区間 2 における各種信号の波形を示す波形図である。

【図 8】

図 6 の区間 5 における各種信号の波形を示す波形図である。

【図 9】

図 2 の実施例の電流検出部の変形例を示す回路図である。

【図 10】

電流検出部の第 2 の実施例を示す回路図である。

【図 11】

第 2 の実施例の電流検出部を適用した場合の図 6 の区間 2 における各種信号の波形を示す波形図である。

【図 12】

出力ドライバ回路を構成する低電位側出力 MOS トランジスタと、これと対をなす電流検出用 MOS トランジスタを同一半導体チップ上に形成する場合に好適なレイアウト例を示す説明図である。

【図 13】

MOS トランジスタおよびこれと対をなす小さな MOS トランジスタを同一半導体チップ上に形成する場合の従来の一般的なレイアウトを示す説明図である。

【図 14】

図 12 のレイアウトに従って形成したトランジスタの等価回路図である。

【図 15】

図 14 の等価回路のように寄生抵抗を考慮した回路について、MOS トランジスタセルの位置ごとにバラツキ感度を検討した結果を示すグラフである。

【図 16】

図 15 の符号①～③が素子形成領域 LTA のどの位置に当るか示したレイアウト説明図である。

【図 17】

出力ドライバ回路を構成する低電位側出力 MOS トランジスタと、これと対をなす電流検出用 MOS トランジスタを同一半導体チップ上に形成する場合に好適なレイアウトの他の例を示す説明図である。

【図 18】

従来のペアトランジスタのレイアウトと温度分布の関係を示す説明図である。

【図 19】

本発明の第 1 のレイアウト実施例を適用したペアトランジスタのレイアウトと温度分布の関係を示す説明図である。

【図 20】

本発明の第 2 のレイアウト実施例を適用したペアトランジスタのレイアウトと温度分布の関係を示す説明図である。

【図 21】

本発明の第 3 のレイアウト実施例を適用したペアトランジスタのレイアウトと温度分布の関係を示す説明図である。

【図 22】

出力ドライバ回路を構成する低電位側出力 MOS トランジスタと電流検出用 MOS トランジスタのデバイス構造の一例を示す断面図である。

【図 23】

本発明を適用したモータの回転駆動システムの一例としてのハードディスク装置の一構成例を示すブロック図である。

【符号の説明】

L u, L v, L w コイル

M 1 ~ M 6 出力トランジスタ

M 4 b ~ M 6 b 電流検出用トランジスタ

1 0 0 モータ駆動制御回路

1 1 0 出力ドライバ回路

1 2 0 電流検出部制御回路

1 3 0 A/D変換回路

1 4 0 電流制御部

1 6 0 通電切替え部

2 4 0 サンプルホールド信号生成部

3 0 0 磁気ディスク

3 1 0 スピンドルモータ

3 2 0 アーム

3 4 0 ボイスコイルモータ

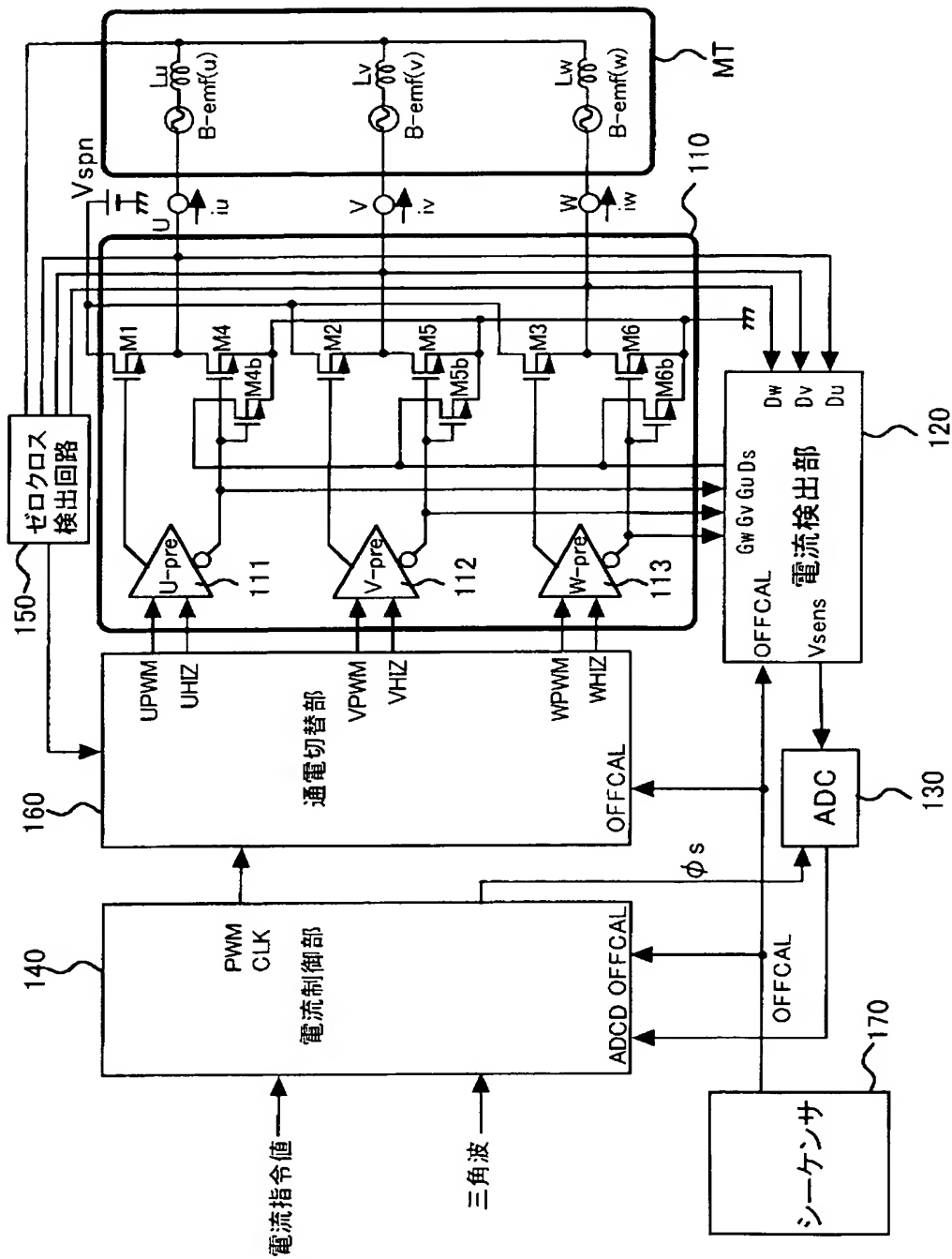
L T A 出力トランジスタ形成領域

S T A 電流検出用トランジスタ形成領域

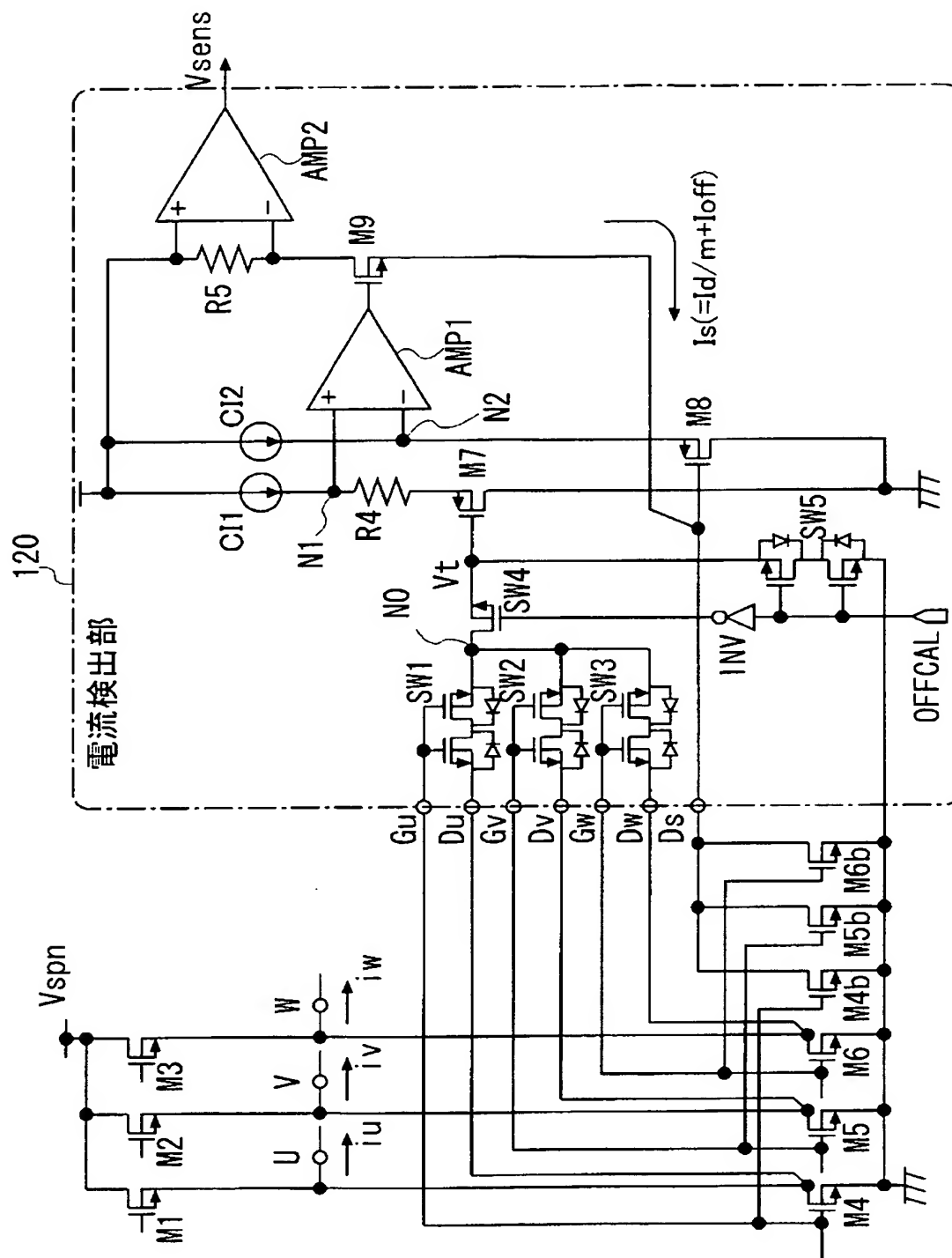
【書類名】

図面

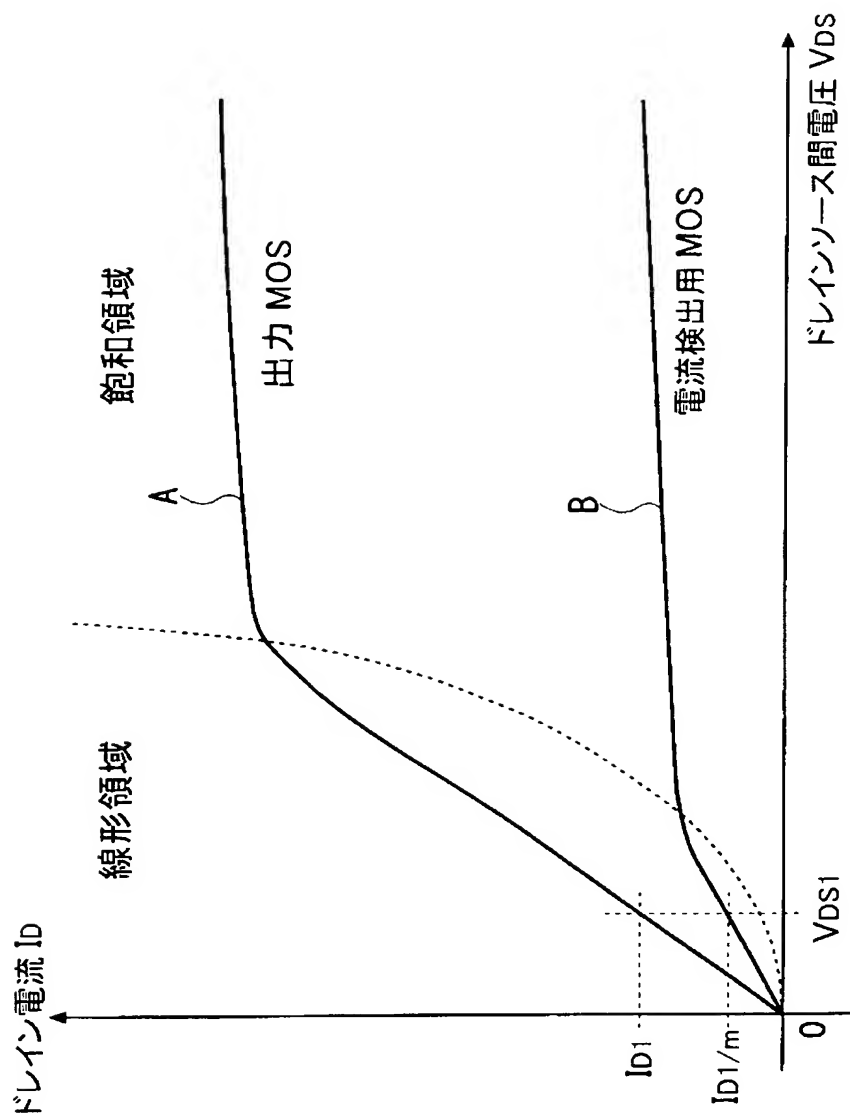
【図 1】



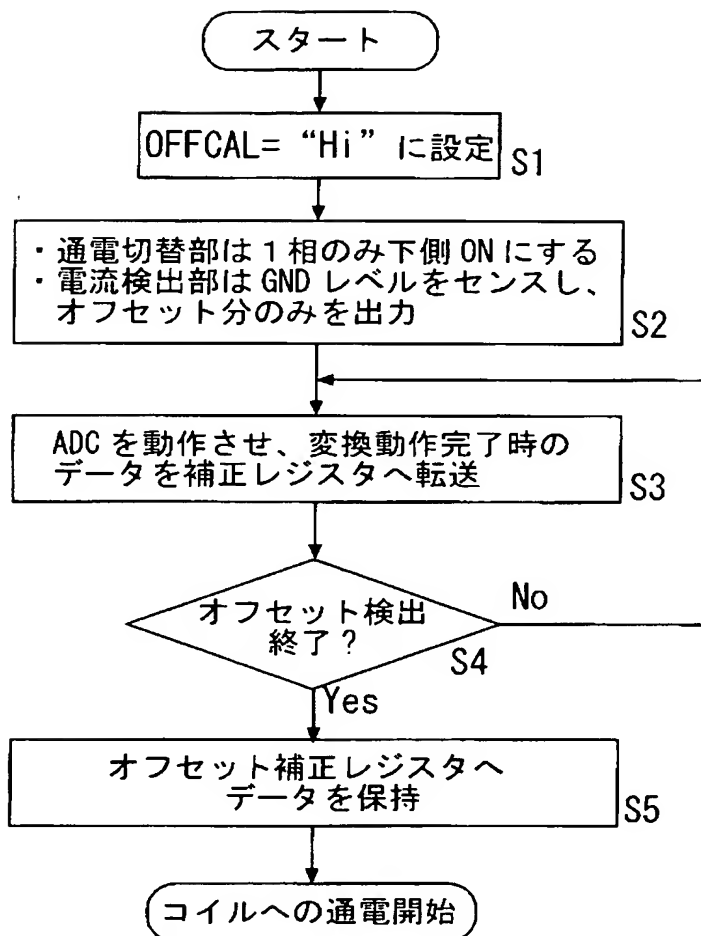
【図 2】



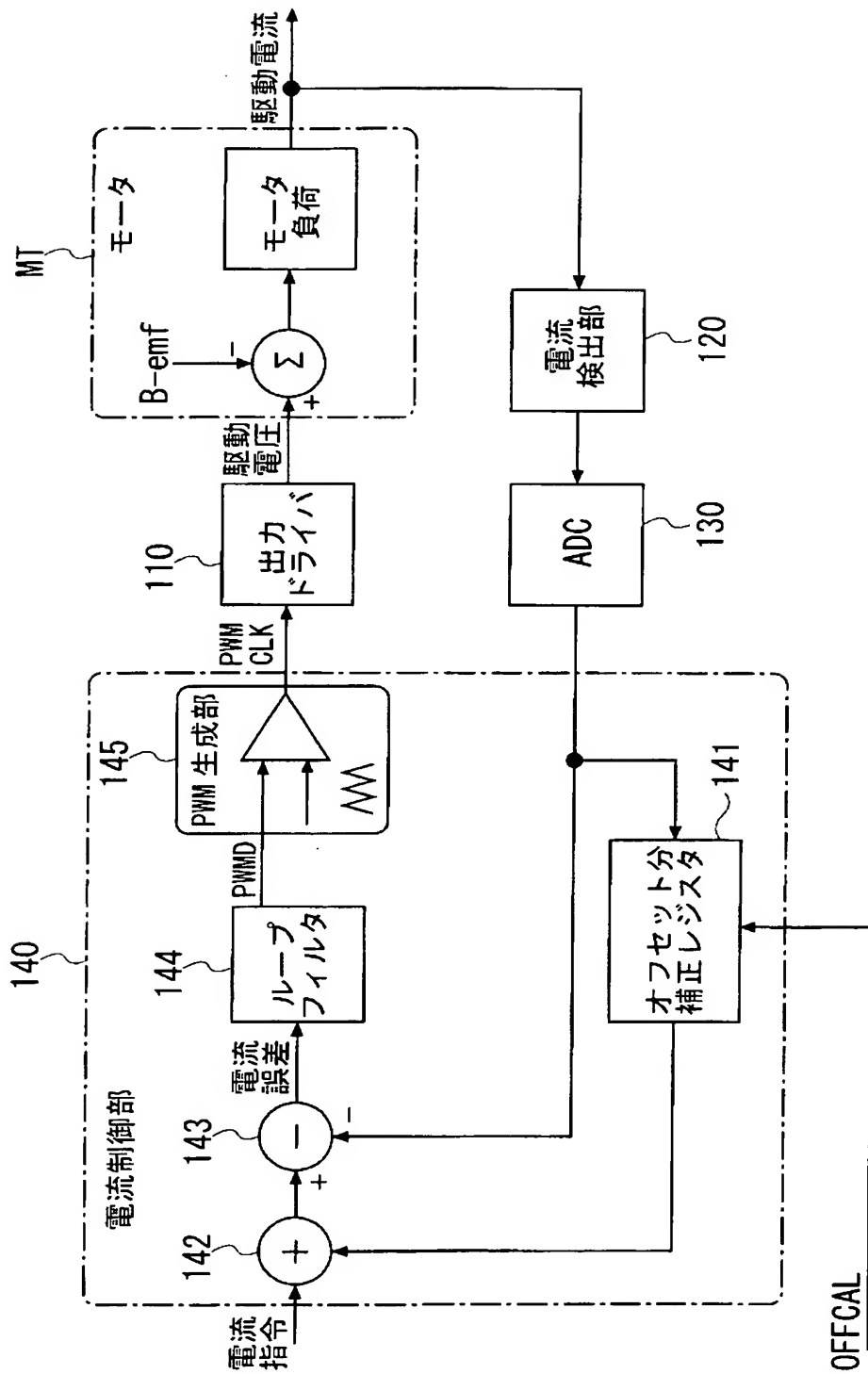
【図 3】



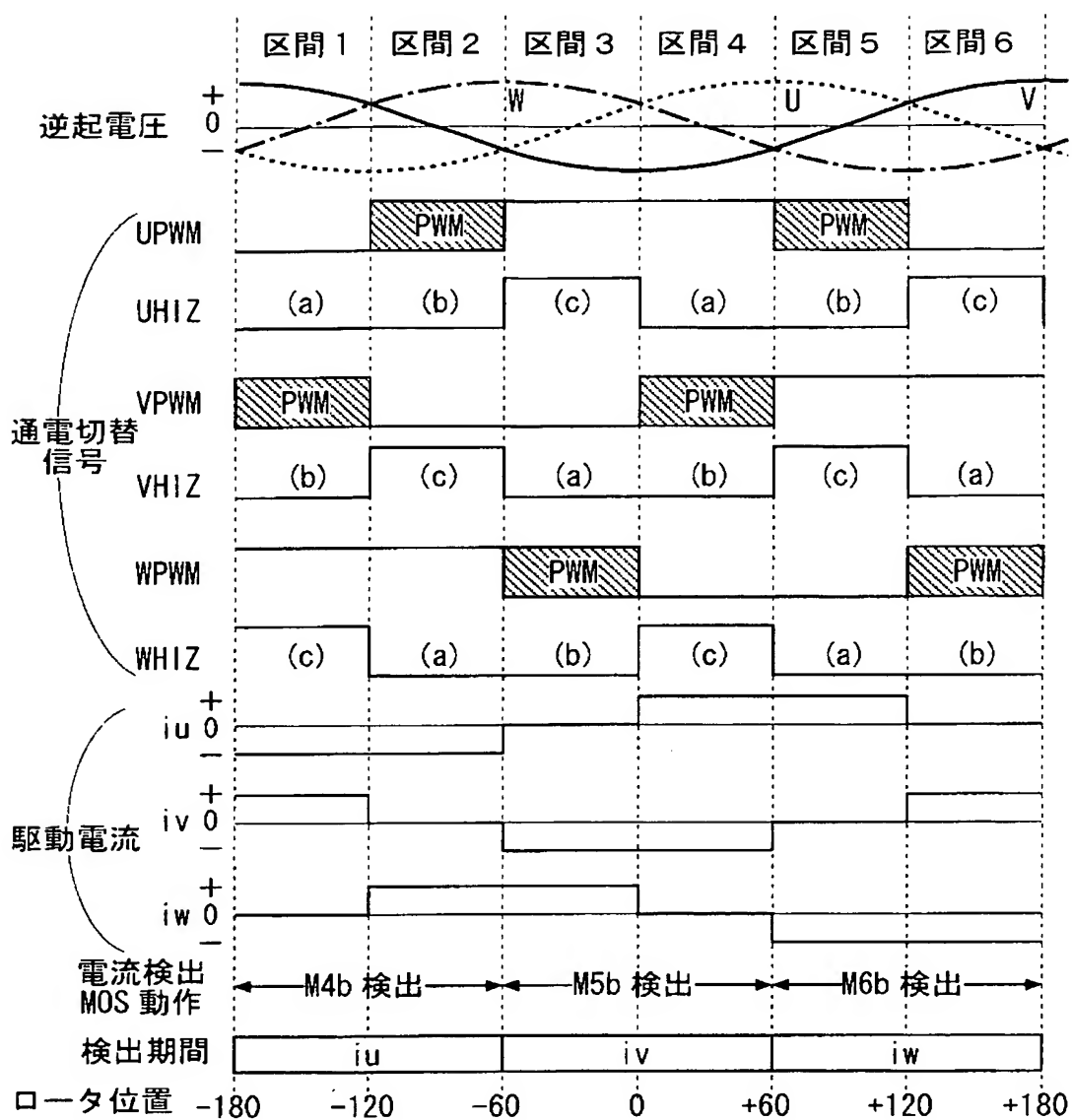
【図 4】



【図 5】

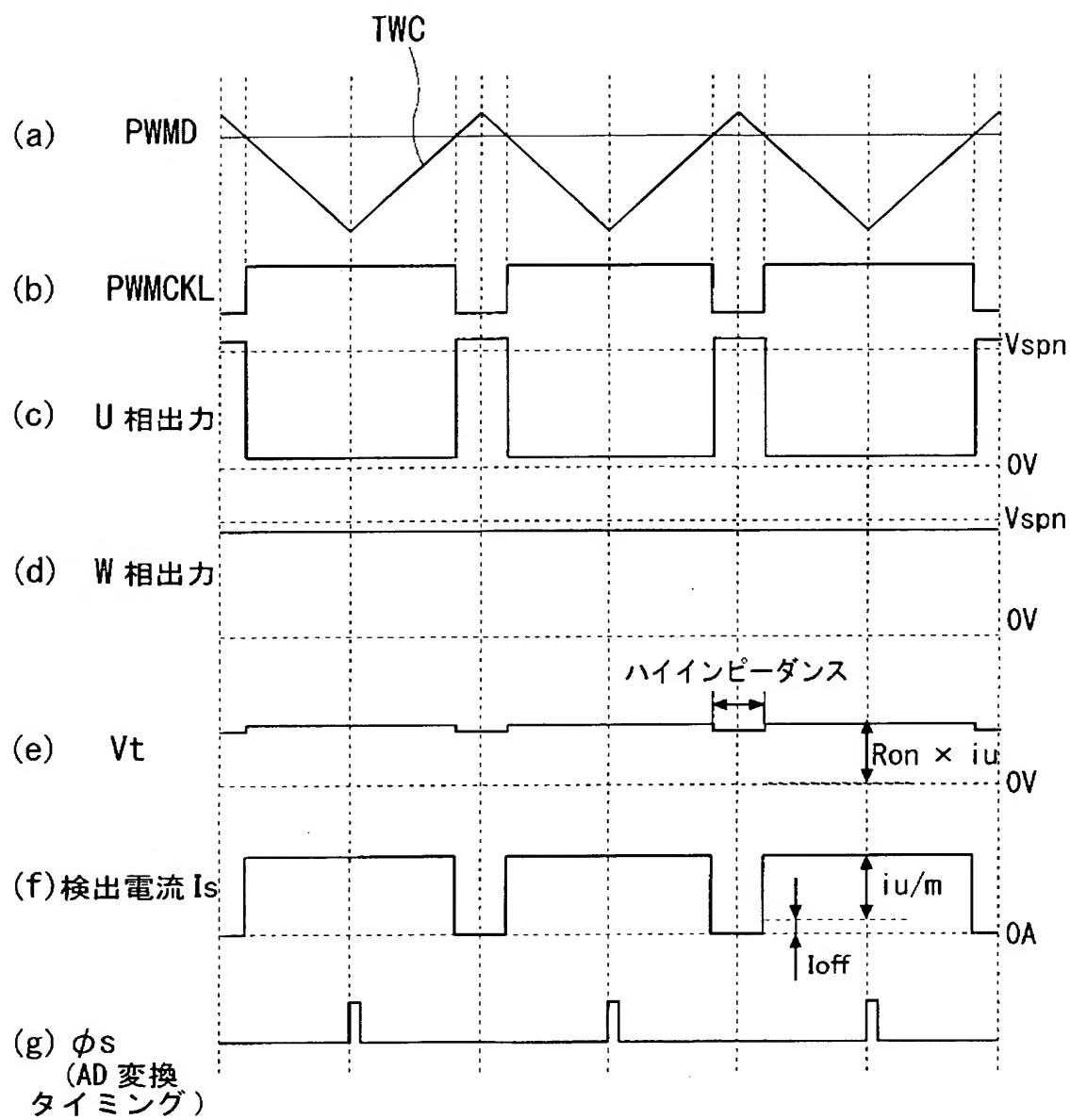


【図 6】



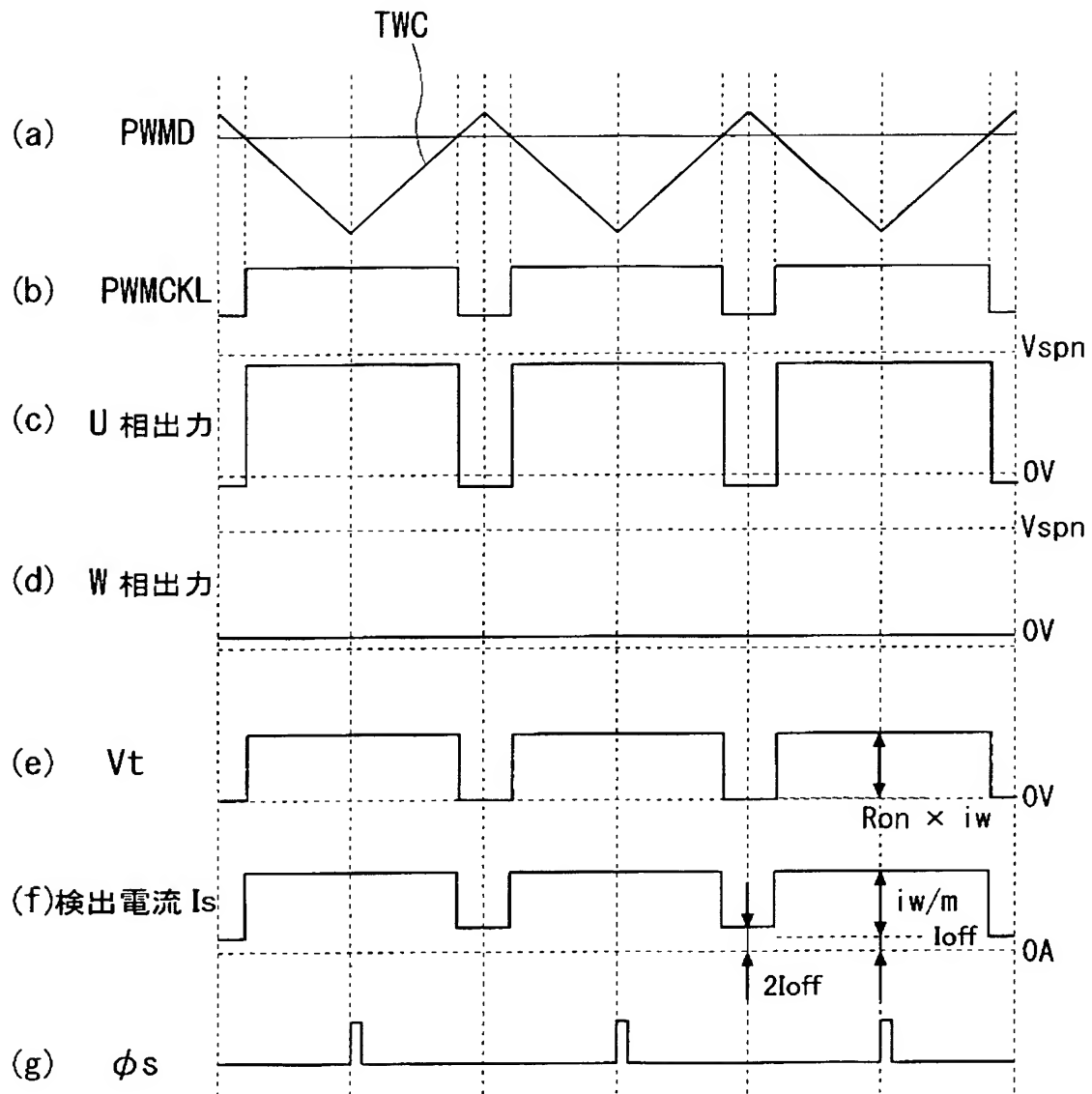
【図 7】

(区間 2)

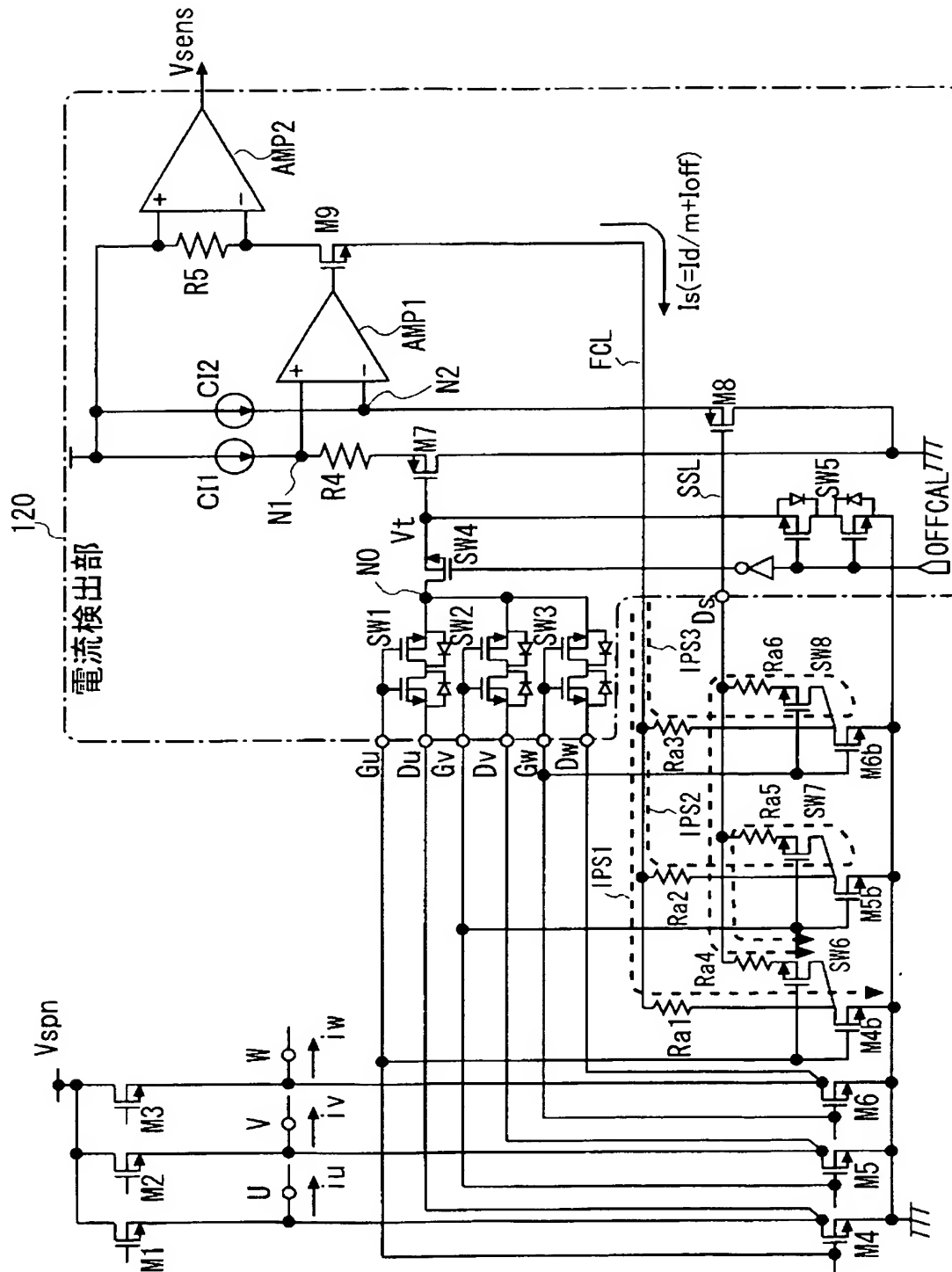


【図 8】

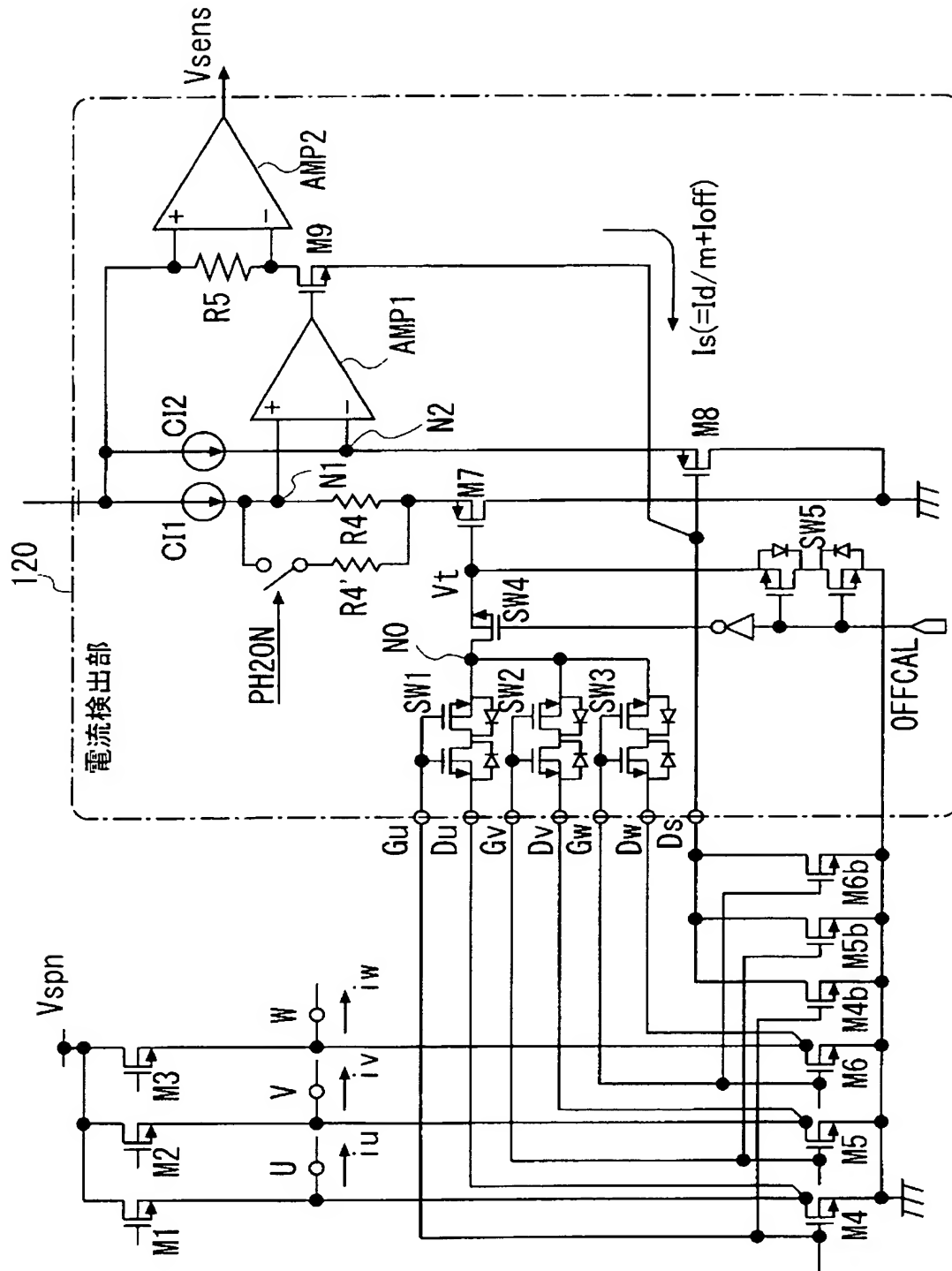
(区間 5)



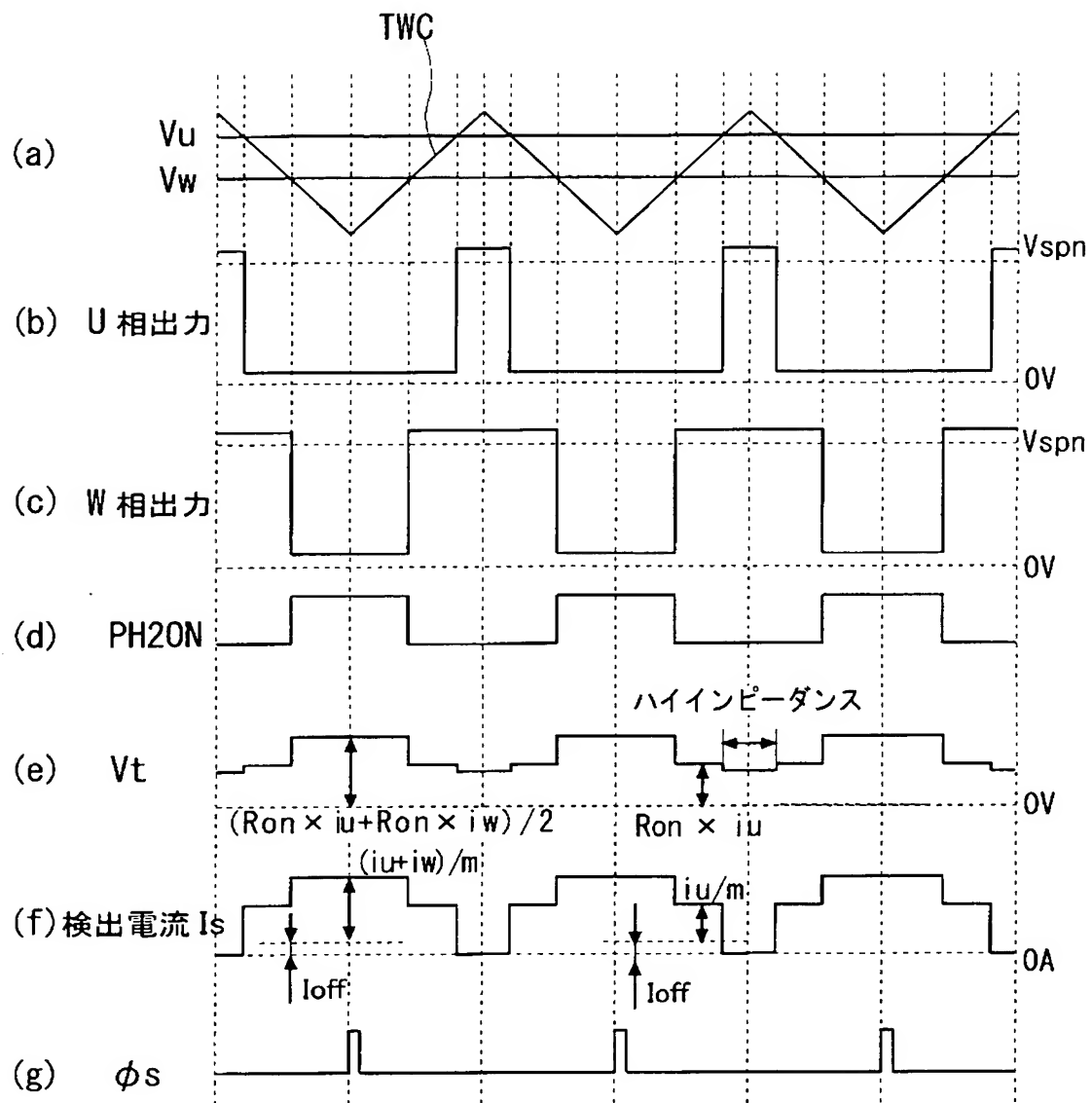
【図 9】



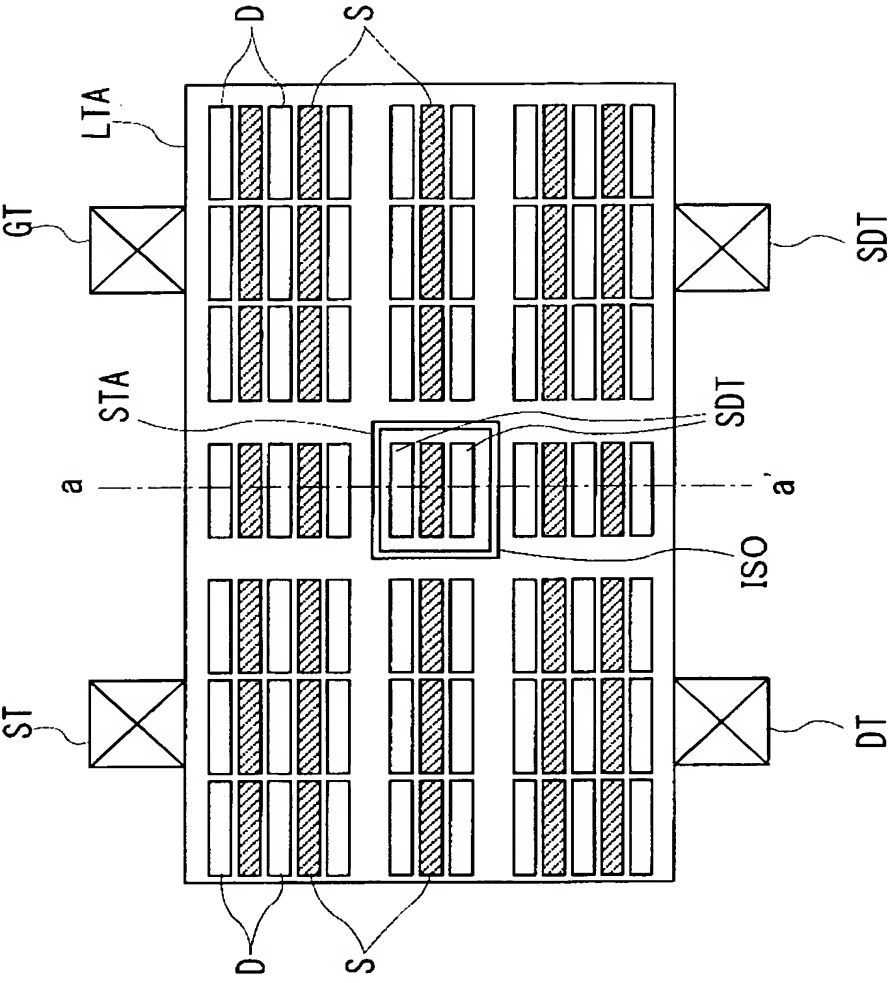
【図 10】



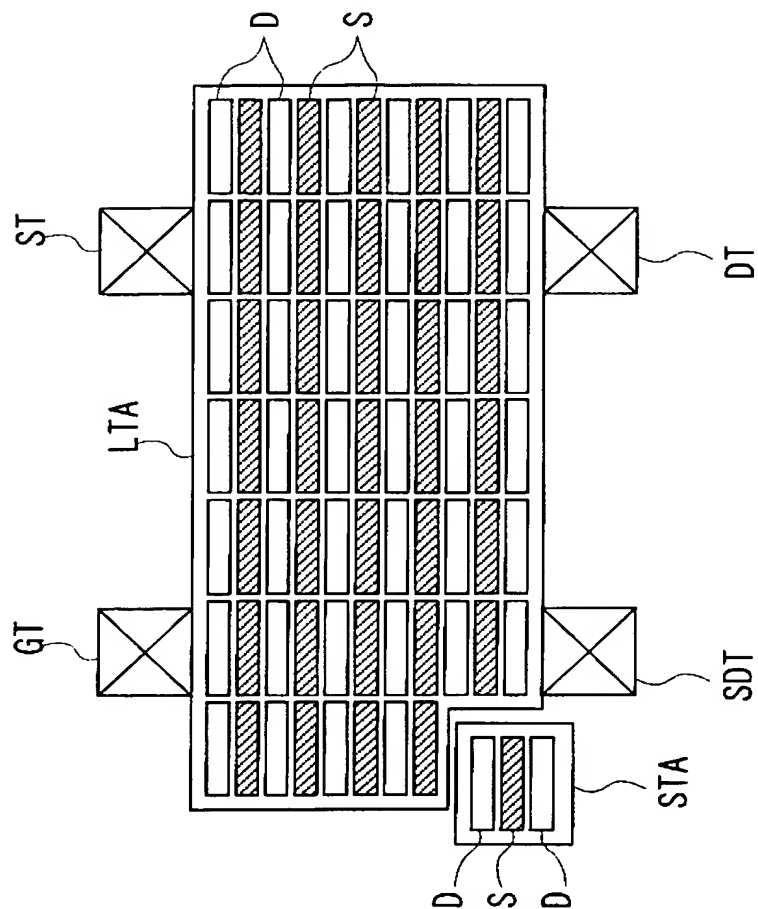
【図 11】



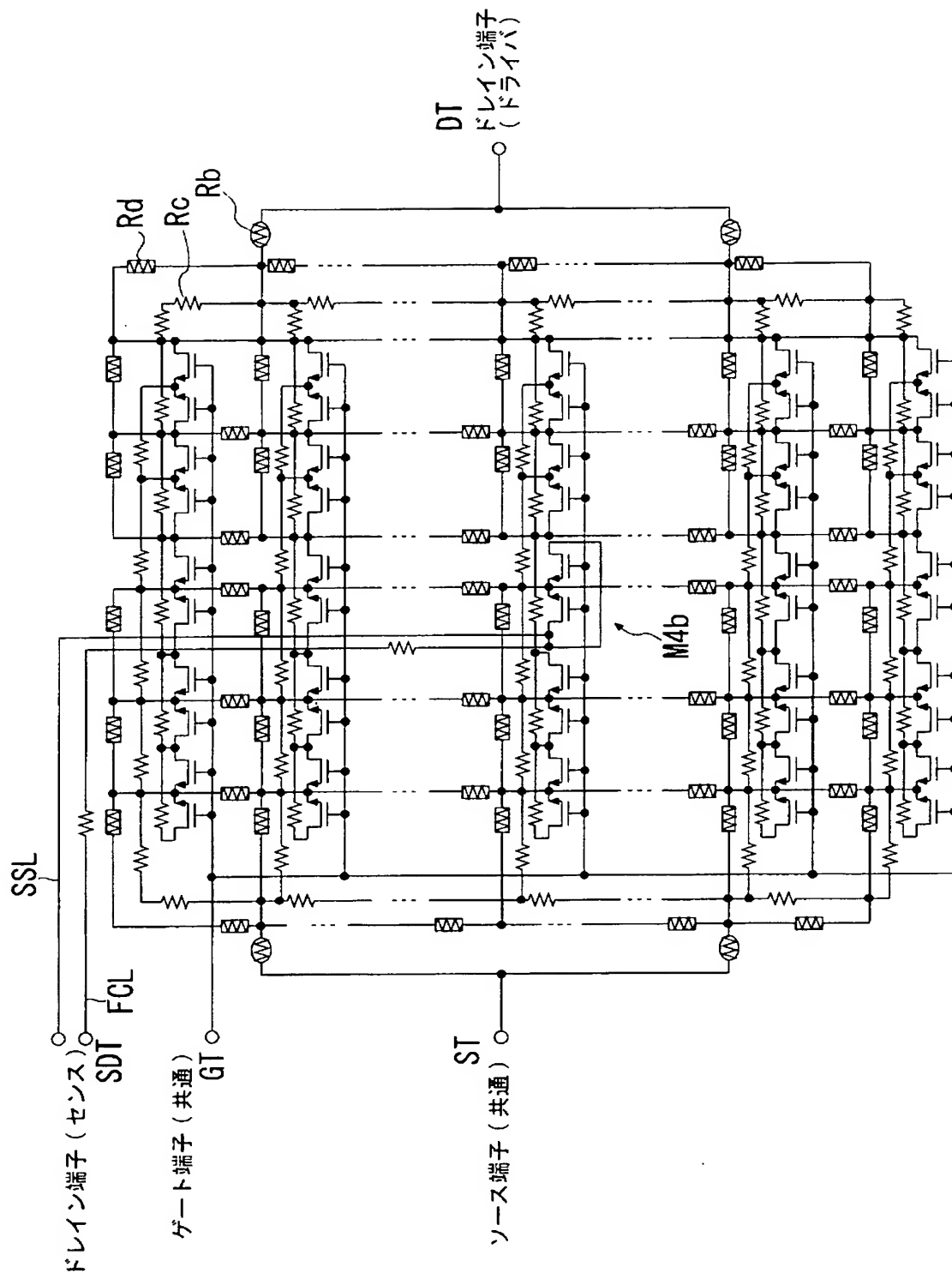
【図 12】



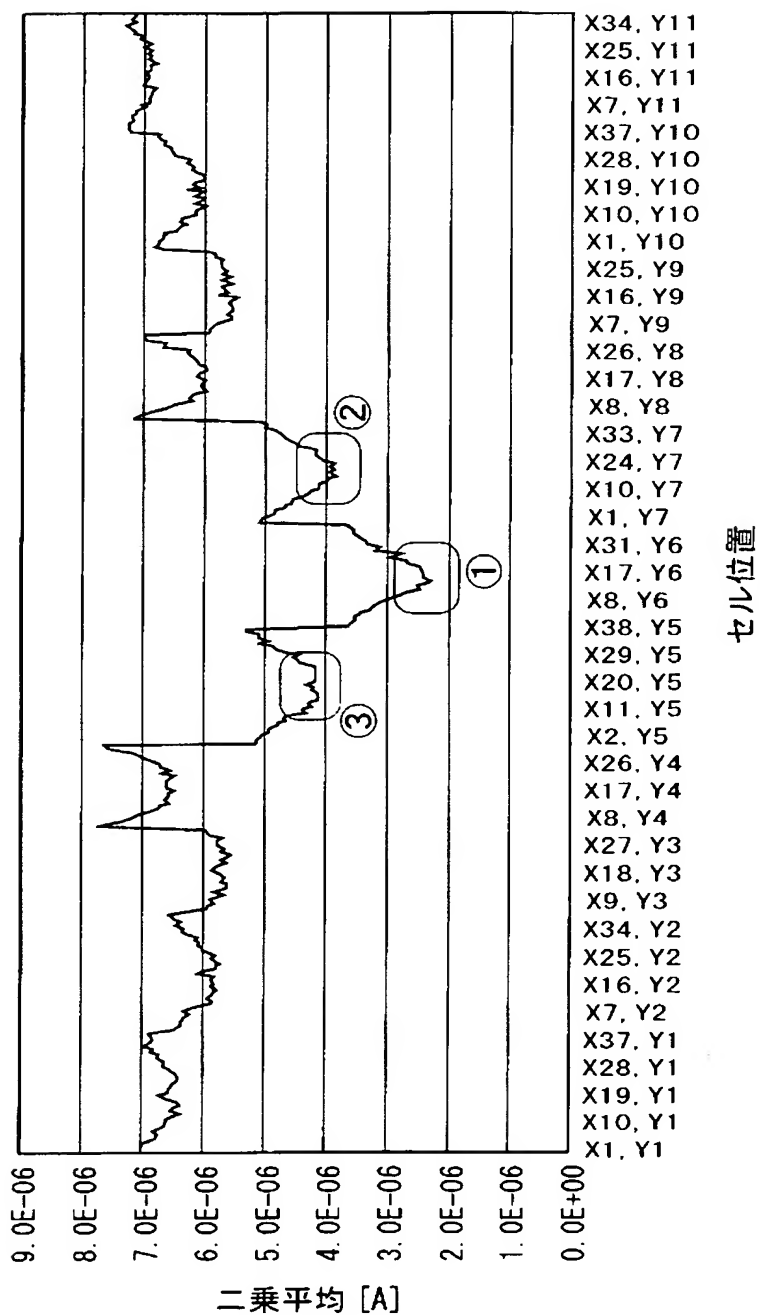
【図 13】



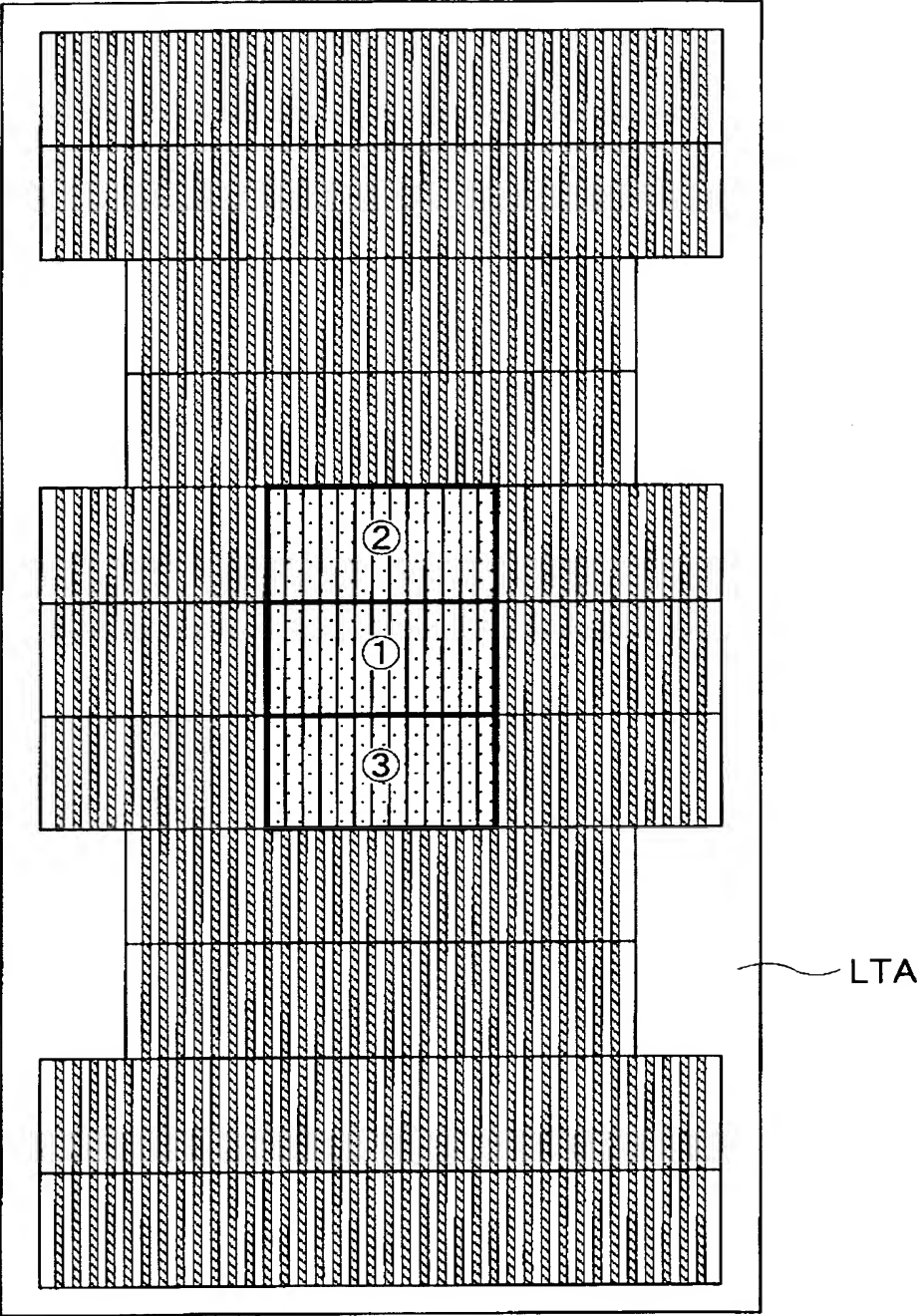
【図 14】



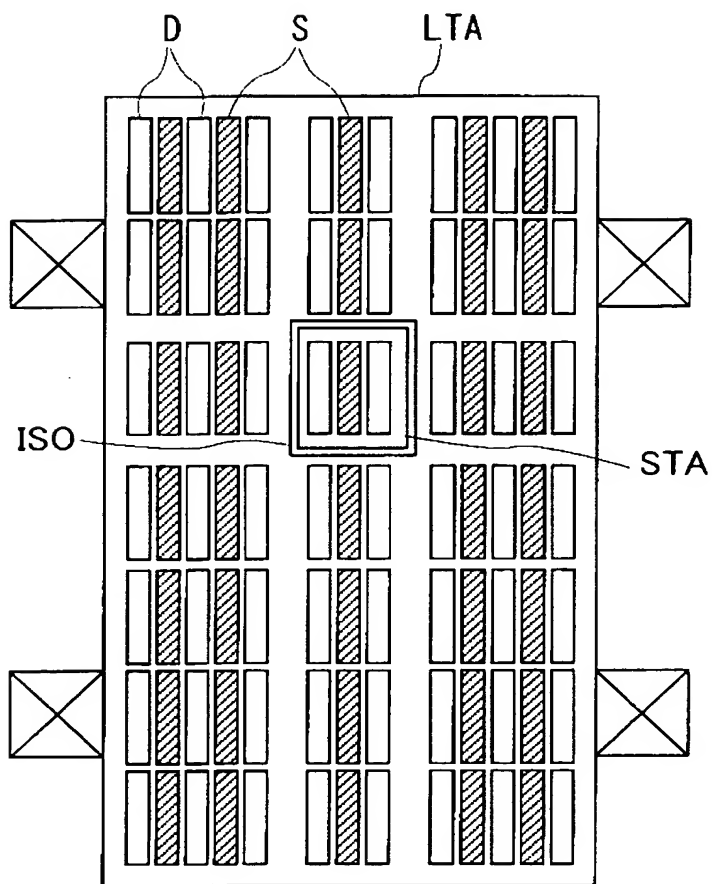
【図 15】



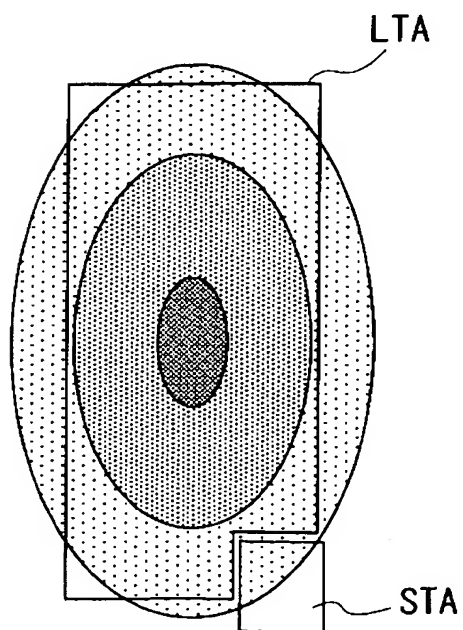
【図 16】



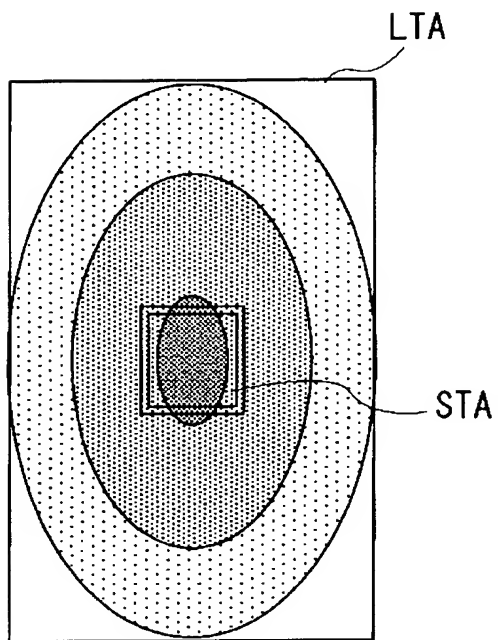
【図 17】



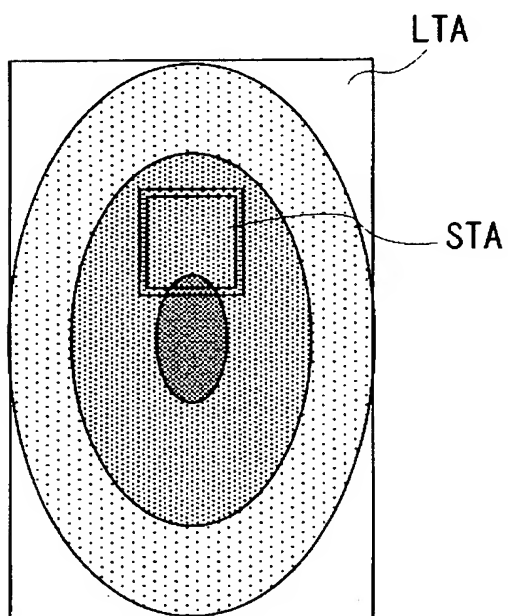
【図 18】



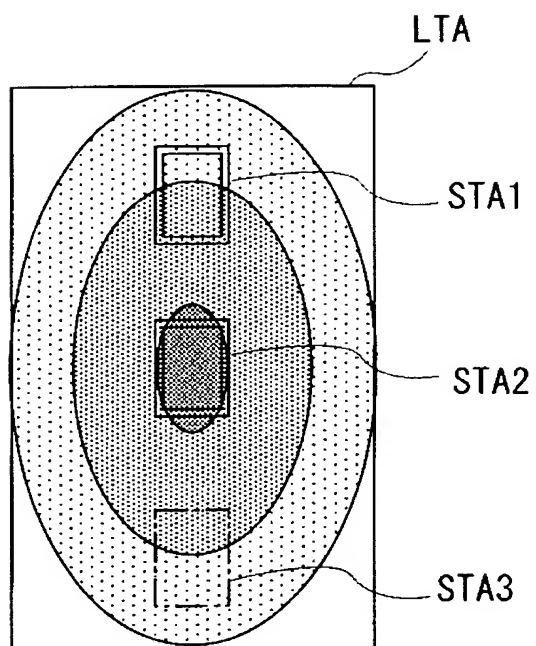
【図 19】



【図 20】



【図 21】



【書類名】 要約書**【要約】**

【課題】 シャント抵抗を用いることなくコイルに流れる電流を検出して精度の高い回転駆動制御を行なうことができるPWM制御方式の直流モータ駆動システムを実現する。

【解決手段】 PWM制御で出力MOSトランジスタ（M1～M6）を駆動して所望の駆動電流をコイルに流して直流モータを回転駆動させる直流モータ駆動システムにおいて、コイルに電流を流す出力MOSトランジスタ（M4～M6）と所定のサイズ比（ $1/m$ ）を有し該出力MOSトランジスタとソース端子が共通接続され出力MOSトランジスタの電流に縮小比例した電流を流すことが可能な電流検出用MOSトランジスタ（M4b～M6b）を設け、該電流検出用MOSトランジスタのゲート端子には出力MOSトランジスタのゲート端子に印加される信号と同一の信号を印加するとともに、出力MOSトランジスタのドレイン電圧をモニタして同一の電圧を電流検出用MOSトランジスタのドレイン端子に印加させるようにした。

【選択図】 図2

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 8 7 0 1 0
受付番号	5 0 3 0 0 5 0 1 3 8 4
書類名	特許願
担当官	第三担当上席 0 0 9 2
作成日	平成 1 5 年 4 月 1 日

< 認定情報・付加情報 >

【提出日】	平成15年 3月27日
-------	-------------

次頁無

【書類名】 出願人名義変更届（一般承継）
【あて先】 特許庁長官 殿
【事件の表示】
【出願番号】 特願2003- 87010
【承継人】
【識別番号】 503121103
【氏名又は名称】 株式会社ルネサステクノロジ
【承継人代理人】
【識別番号】 100085811
【弁理士】
【氏名又は名称】 大日方 富雄
【提出物件の目録】
【包括委任状番号】 0308733
【物件名】 承継人であることを証明する登記簿謄本 1
【援用の表示】 平成 1 5 年 4 月 1 1 日付け提出の特許第 3 1 5 4 5 4 2 号の会社
分割による特許権移転登録申請書に添付のものを援用する

認定・付加情報

特許出願の番号	特願 2003-087010
受付番号	50400385778
書類名	出願人名義変更届（一般承継）
担当官	福田 政美 7669
作成日	平成16年 4月19日

< 認定情報・付加情報 >

【提出日】	平成16年 3月 9日
-------	-------------

特願 2 0 0 3 - 0 8 7 0 1 0

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 1 0 8]

1. 変更年月日	1 9 9 0 年 8 月 3 1 日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台 4 丁目 6 番地
氏 名	株式会社日立製作所

特願 2 0 0 3 - 0 8 7 0 1 0

出 願 人 履 歴 情 報

識別番号 [5 0 3 1 2 1 1 0 3]

1. 変更年月日	2 0 0 3 年 4 月 1 日
[変更理由]	新規登録
住 所	東京都千代田区丸の内二丁目 4 番 1 号
氏 名	株式会社ルネサステクノロジ